



**PATENT APPLICATION**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Keiichi NITTA et al.

Application No.: 09/874,964

Filed: June 7, 2001

Docket No.: 109715

For: IMAGE CAPTURING SYSTEM, AND RECORDING MEDIUM FOR CONTROL  
PROGRAM OF IMAGE CAPTURING SYSTEM

**CLAIM FOR PRIORITY**

Director of the U.S. Patent and Trademark Office  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2000-171689 filed June 8, 2000.

In support of this claim, a certified copy of said original foreign application:

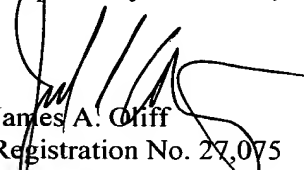
  X   is filed herewith.

       was filed on        in Parent Application No.        filed       .

       will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,



James A. Oliff  
Registration No. 27,075

Joel S. Armstrong  
Registration No. 36,430

JAO:JSA/zmc  
Date: October 3, 2001

**OLIFF & BERRIDGE, PLC**  
**P.O. Box 19928**  
**Alexandria, Virginia 22320**  
**Telephone: (703) 836-6400**

**DEPOSIT ACCOUNT USE  
AUTHORIZATION**

Please grant any extension  
necessary for entry;  
Charge any fee due to our  
Deposit Account No. 15-0461



06645 US

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 6月 8日

出 願 番 号

Application Number:

特願2000-171689

出 願 人

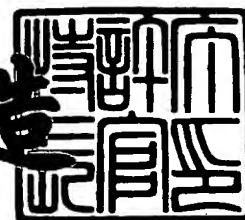
Applicant(s):

株式会社ニコン

2001年 6月12日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3054987

【書類名】 特許願

【整理番号】 00-00686

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/225

【発明者】

【住所又は居所】 東京都千代田区丸の内 3 丁目 2 番 3 号 株式会社ニコン  
内

【氏名】 新田 啓一

【発明者】

【住所又は居所】 東京都千代田区丸の内 3 丁目 2 番 3 号 株式会社ニコン  
内

【氏名】 望月 正裕

【特許出願人】

【識別番号】 000004112

【氏名又は名称】 株式会社ニコン

【代理人】

【識別番号】 100084412

【弁理士】

【氏名又は名称】 永井 冬紀

【手数料の表示】

【予納台帳番号】 004732

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】明細書

【発明の名称】撮像装置およびこの撮像装置の制御処理用記憶媒体

【特許請求の範囲】

【請求項 1】

被写体像を撮像して画像情報を出力する撮像手段と、  
前記画像情報を記憶する記憶手段と、  
使用者の操作に応答して、前記記憶手段にアクセスする内部アクセスを開始するための開始命令を発生するスイッチと、  
外部装置と通信するためのインターフェイスと、  
前記インターフェイスを介して前記外部装置が前記記憶手段にアクセスする外部アクセス中に前記開始命令を受信した場合、前記外部アクセスを中断して、前記記憶手段に内部アクセスを実行させる制御手段とを有することを特徴とする撮像装置。

【請求項 2】

請求項 1 に記載の撮像装置において、  
前記開始命令は、前記撮像手段の出力する前記画像情報の書き込み開始を指示する命令であり、  
前記内部アクセスは、前記撮像手段からの前記画像情報を前記記憶手段へ書き込むことであることを特徴とする撮像装置。

【請求項 3】

請求項 1 に記載の撮像装置において、  
前記記憶手段に記憶されている前記画像情報を表示装置に出力するための表示用記憶手段をさらに有し、  
前記開始命令は、前記表示用記憶手段に記憶される前記画像情報の更新を指示する命令であり、  
前記内部アクセスは、前記記憶手段に記憶されている前記画像情報を前記表示用記憶手段に読み出すことであることを特徴とする撮像装置。

【請求項 4】

請求項 1 に記載の撮像装置において、

前記外部アクセスは、前記外部装置から前記インターフェイスを介して受信される前記画像情報を前記記憶手段に書き込むことであることを特徴とする撮像装置。

【請求項 5】

請求項 1 に記載の撮像装置において、

前記外部アクセスは、前記記憶手段に記憶されている前記画像情報を、前記インターフェイスを介して前記外部装置に読み出すことであることを特徴とする撮像装置。

【請求項 6】

請求項 1 に記載の撮像装置において、

前記制御手段は、前記外部アクセスの中断から前記内部アクセスが完了するまで、前記外部アクセスを禁止することであることを特徴とする撮像装置。

【請求項 7】

請求項 1 に記載の撮像装置において、

前記制御手段は、前記外部アクセスの中断から前記内部アクセスが完了するまで、前記内部アクセスと前記外部アクセスとを交互に実行することであることを特徴とする撮像装置。

【請求項 8】

請求項 4 に記載の撮像装置において、

前記制御手段は、前記外部アクセスの中断の後に前記内部アクセスが完了したことに基づいて、内部アクセス終了情報を前記インターフェイスを介して前記外部装置へ出力することであることを特徴とする撮像装置。

【請求項 9】

請求項 4 に記載の撮像装置において、

前記制御手段は、前記外部アクセスを中断するとともに、前記外部装置との通信再開が可能となる時間を示すアクセス再開時間情報を前記インターフェイスを介して前記外部装置へ出力することであることを特徴とする撮像装置。

【請求項 10】

請求項 5 に記載の撮像装置において、

前記制御手段は、前記外部アクセスの中断の後に前記内部アクセスが完了したことに基づいて、前記外部アクセスを再開することを特徴とする撮像装置。

【請求項 1 1】

請求項 5 に記載の撮像装置において、

前記制御手段は、前記外部アクセスを中断するとともに、前記外部装置との通信再開が可能となる時間を示すアクセス再開時間情報を前記インターフェイスを介して前記外部装置へ出力することを特徴とする撮像装置。

【請求項 1 2】

請求項 5 に記載の撮像装置において、

前記記憶手段に記憶されている前記画像情報を前記インターフェイスを介して前記外部装置に読み出す前に、前記画像情報の 1 部分を一次的に記憶するバッファをさらに有し、

前記制御手段は、前記外部アクセス中断後から前記内部アクセス完了までの期間に、前記外部装置から画像情報転送要求があった場合、前記バッファに記憶されている前記画像情報の 1 部分を、前記インターフェイスを介して前記外部装置へ出力することを特徴とする撮像装置。

【請求項 1 3】

被写体像を撮像して画像情報を出力する撮像手段と、

前記画像情報を記憶する記憶手段と、

使用者の操作に応答して、前記記憶手段にアクセスする内部アクセスを開始するための開始命令を発生するスイッチと、

外部装置と通信するためのインターフェイスとを有する撮像装置の制御処理を行うプログラムが記憶されている記憶媒体において、

前記インターフェイスを介して前記外部装置が前記記憶手段へアクセスする外部アクセス中に前記開始命令を受信した場合、前記外部アクセスを中断する中断処理と、

前記記憶手段に内部アクセスを実行させる実行処理とを記憶することを特徴とする制御処理を行うためのプログラムが記憶されている記憶媒体。

【発明の詳細な説明】

## 【 0 0 0 1 】

## 【発明の属する技術分野】

本発明は、被写体を撮像して画像情報を出力する撮像装置、およびこの撮像装置の制御手順を記憶する記憶媒体に関する。

## 【 0 0 0 2 】

## 【従来の技術】

被写体をカメラで撮像し、撮像した被写体像を表示するための画像信号を出力する撮像装置が知られている。この撮像装置は、画像データを送信する外部装置を接続することが可能である。撮像装置は、接続された外部装置から送られる画像データによる画像信号と、撮像装置のカメラで撮像される画像信号とを切り換えて、いずれか一方の画像信号を出力する。また、撮像装置には、画像データを記録する半導体メモリが備えられている。撮像装置がカメラで撮像された画像信号を出力するとき、撮像された画像データを半導体メモリに記録し、記録した画像データを読み出して画像信号を出力する。一方、撮像装置が外部装置から送られた画像データによる画像信号を出力するとき、外部装置からの画像データを半導体メモリに記録し、記録した画像データを読み出して画像信号を出力する。

## 【 0 0 0 3 】

## 【発明が解決しようとする課題】

上述した撮像装置では、外部装置からの画像データを半導体メモリに記録しているとき、半導体メモリからの画像データの読み出しが禁止される。したがって、外部装置から送信される画像データの記録が終了するまで、半導体メモリに記録されている画像データを読み出すことができない。この結果、外部装置から画像データが連続して撮像装置に送られると、画像データを半導体メモリに記録する時間が長くなり、画像データを半導体メモリから読み出せない状態が長くなるという問題があった。

## 【 0 0 0 4 】

本発明の目的は、メモリなどの記憶手段が外部装置から外部アクセスされているとき、記憶手段に対する撮像装置内部からの内部アクセスを許可するようにした撮像装置、およびこの撮像装置の制御手順が記憶された記憶媒体を提供するこ

とにある。

【 0 0 0 5 】

【課題を解決するための手段】

一実施の形態を示す図 1、図 2、図 4～図 6、図 9 に対応づけて本発明を説明する。

(1) 請求項 1 に記載の発明による撮像装置は、被写体像を撮像して画像情報を出力する撮像手段 1 と、画像情報を記憶する記憶手段 1 2 と、使用者の操作にตอบสนองして、記憶手段 1 2 にアクセスする内部アクセスを開始するための開始命令を発生するスイッチ 1 5、1 7 と、外部装置 2 0 と通信するためのインターフェイス 1 3、1 4 と、インターフェイス 1 3、1 4 を介して外部装置 2 0 が記憶手段 1 2 にアクセスする外部アクセス中に開始命令を受信した場合、外部アクセスを中断して、記憶手段 1 2 に内部アクセスを実行させる制御手段 9 とを有することにより、上述した目的を達成する。

(2) 請求項 2 に記載の発明は、請求項 1 に記載の撮像装置において、開始命令は、撮像手段 1 の出力する画像情報の書き込み開始を指示する命令であり、内部アクセスは、撮像手段 1 からの画像情報を記憶手段 1 2 へ書き込むことであることを特徴とする。

(3) 請求項 3 に記載の発明は、請求項 1 に記載の撮像装置において、記憶手段 1 2 に記憶されている画像情報を表示装置 2 3 に出力するための表示用記憶手段 2 2 をさらに有し、開始命令は、表示用記憶手段 2 2 に記憶される画像情報の更新を指示する命令であり、内部アクセスは、記憶手段 1 2 に記憶されている画像情報を表示用記憶手段 2 2 に読み出すことであることを特徴とする。

(4) 請求項 4 に記載の発明は、請求項 1 に記載の撮像装置において、外部アクセスは、外部装置 2 0 からインターフェイス 1 3、1 4 を介して受信される画像情報を記憶手段 1 2 に書き込むことであることを特徴とする。

(5) 請求項 5 に記載の発明は、請求項 1 に記載の撮像装置において、外部アクセスは、記憶手段 1 2 に記憶されている画像情報を、インターフェイス 1 3、1 4 を介して外部装置 2 0 に読み出すことであることを特徴とする。

(6) 請求項 6 に記載の発明は、請求項 1 に記載の撮像装置において、制御手段



9 は、外部アクセスの中断 Y (Y 1) から内部アクセスが完了 P (P 1) するまで、外部アクセスを禁止することを特徴とする。

(7) 請求項 7 に記載の発明は、請求項 1 に記載の撮像装置において、制御手段 9 は、外部アクセスの中断 Y 1 1 (Y 2 1) から内部アクセスが完了 P 1 3 (P 2 3) するまで、内部アクセスと外部アクセスとを交互に実行することを特徴とする。

(8) 請求項 8 に記載の発明は、請求項 4 に記載の撮像装置において、制御手段 9 は、外部アクセスの中断の後に内部アクセスが完了したことに基づいて、内部アクセス終了情報をインターフェイス 1 3, 1 4 を介して外部装置 2 0 へ出力する (# 7) ことを特徴とする。

(9) 請求項 9 に記載の発明は、請求項 4 に記載の撮像装置において、制御手段 9 は、外部アクセスを中断するとともに、外部装置 2 0 との通信再開が可能となる時間を示すアクセス再開時間情報をインターフェイス 1 3, 1 4 を介して外部装置 2 0 へ出力する (# 8) ことを特徴とする。

(10) 請求項 10 に記載の発明は、請求項 5 に記載の撮像装置において、制御手段 9 は、外部アクセスの中断の後に内部アクセスが完了したことに基づいて、外部アクセスを再開する (# 1 0 4 - 2) ことを特徴とする。

(11) 請求項 11 に記載の発明は、請求項 5 に記載の撮像装置において、制御手段 9 は、外部アクセスを中断するとともに、外部装置 2 0 との通信再開が可能となる時間を示すアクセス再開時間情報をインターフェイス 1 3, 1 4 を介して外部装置 2 0 へ出力する (# 1 0 9 - 2) ことを特徴とする。

(12) 請求項 12 に記載の発明は、請求項 5 に記載の撮像装置において、記憶手段 1 2 に記憶されている画像情報をインターフェイス 1 3, 1 4 を介して外部装置 2 0 に読み出す前に、画像情報の 1 部分を一次的に記憶するバッファ 1 3 1 をさらに有し、制御手段 9 は、外部アクセス中断後から内部アクセス完了までの期間に、外部装置 2 0 から画像情報転送要求があった場合、バッファ 1 3 1 に記憶されている画像情報の 1 部分を、インターフェイス 1 3, 1 4 を介して外部装置 2 0 へ出力する (# 1 3 1') ことを特徴とする。

(13) 請求項 13 に記載の発明による記憶媒体は、被写体像を撮像して画像情

報を出力する撮像手段 1 と、画像情報を記憶する記憶手段 1 2 と、使用者の操作に応答して、記憶手段 1 2 にアクセスする内部アクセスを開始するための開始命令を発生するスイッチ 1 5, 1 7 と、外部装置 2 0 と通信するためのインターフェイス 1 3, 1 4 とを有する撮像装置の制御処理を行うプログラムが記憶されている記憶媒体に適用される。そして、インターフェイス 1 3, 1 4 を介して外部装置 2 0 が記憶手段 1 2 へアクセスする外部アクセス中に開始命令を受信した場合、外部アクセスを中断する中断処理と、記憶手段 1 2 に内部アクセスを実行させる実行処理とを行うためのプログラムが記憶され、このプログラムを実行することにより、上述した目的を達成する。

## 【 0 0 0 6 】

なお、上記課題を解決するための手段の項では、本発明をわかりやすく説明するために実施の形態の図と対応づけたが、これにより本発明が実施の形態に限定されるものではない。

## 【 0 0 0 7 】

## 【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を説明する。

## ー 第一の実施の形態 ー

図 1 は、本発明の第一の実施の形態による撮像装置の概要を表すブロック図である。図 1 において、撮像装置は、レンズ 2 と、撮像素子 1 と、処理部 3 と、A/D変換回路 4 と、スイッチ 2 1 と、表示用メモリ 2 2 と、プロセス回路 6 と、D/A変換回路 7 と、制御回路 9 とを有する。レンズ 2 は、不図示の被写体の像を撮像素子 1 の撮像面上に結像する。撮像素子 1 は、撮像面上に結像された光像を光電変換し、画像信号を出力する。処理部 3 は、撮像素子 1 から出力される画像信号に対し、相関二重サンプリング(CDS)処理などの所定の処理を行う。A/D変換回路 4 は、処理部 3 で処理された画像信号をデジタル画像信号に変換する。

## 【 0 0 0 8 】

スイッチ 2 1 は、端子 A、端子 B および端子 C を有する 2 系統の切換えスイッチである。スイッチ 2 1 は各系統ごとに、端子 A ～ 端子 C のうち 2 端子間をそれ

ぞれオン／オフすることができる。表示用メモリ22は、少なくとも1画面分のデジタル画像データを記録するフレームメモリである。プロセス回路6は、表示用メモリ22から読み出されたデジタル画像データに対し、高域強調処理などの所定の信号処理を行う。D／A変換回路7は、信号処理後のデジタル画像データをアナログ映像信号に変換する。端子8には、表示装置23が接続される。アナログ映像信号が表示装置23に出力されると、アナログ映像信号による映像が表示装置23によって表示される。

## 【0009】

撮像装置はさらに、メモリ5と、符号化／復号化回路11と、メモリ12と、外部インターフェイス回路13と、フリーズ／スルー切換えスイッチ10と、記録スイッチ15と、再生スイッチ17とを有する。メモリ5は、少なくとも1画面分のデジタル画像データを記録するメモリである。符号化／復号化回路11は、メモリ5に記録されている画像データを、たとえば、J P E G形式などの所定の形式のデータに圧縮する符号化処理を行う。メモリ12は、符号化／復号化回路11で圧縮処理された画像データを記録するメモリである。符号化／復号化回路11は、圧縮処理されている画像データの圧縮解凍処理も行う。この場合には、符号化／復号化回路11がメモリ12に記録されている圧縮画像データに対し、圧縮解凍する復号化処理を行う。復号化された画像データは、上述したメモリ5に記録される。

## 【0010】

外部インターフェイス回路13は、後述する外部装置との間で画像データの送受信を行う。端子14に、たとえば、トークンリングネットワークなどの通信媒体19を介して外部装置20が接続される。外部装置20は、たとえば、画像データを記録したり、記録されている画像データを読み出したりすることが可能な記録装置を有する。外部インターフェイス回路13は、外部装置20から所定の通信プロトコルで送信される画像データを通信媒体19を介して受信し、受信した画像データをメモリ12へ送る。また、外部インターフェイス回路13は、メモリ12から読み出された画像データを、所定の通信プロトコルで通信媒体19を介して外部装置20に送信する。外部インターフェイス回路13にはさらに、

後述するメモリ 1 3 1 が備えられている。なお、外部装置 2 0 は、通信媒体 1 9 と接続するために不図示の外部インターフェイス回路を備えている。

#### 【 0 0 1 1 】

制御回路 9 は、撮像素子 1 に対する動作タイミング信号、処理部 3 に対する制御信号、A / D 変換回路 4 および D / A 変換回路 7 に対する変換クロック信号、プロセス回路 6 に対する制御信号を、それぞれ生成して出力する。また、制御回路 9 は、スイッチ 2 1 に対する切換え制御信号、表示用メモリ 2 2、メモリ 5 およびメモリ 1 2 に対する書き込み制御信号と読み出し制御信号、符号化 / 復号化回路 1 1 および外部インターフェイス回路 1 3 に対する制御信号を、それぞれ生成して出力する。

#### 【 0 0 1 2 】

フリーズ / スルー切換えスイッチ 1 0 は、フリーズ / スルー切換え操作信号を制御回路 9 に出力する。記録スイッチ 1 5 は、画像データをメモリ 1 2 に記録する操作信号を制御回路 9 に出力する。再生スイッチ 1 7 は、画像データをメモリ 1 2 から読み出して再生する操作信号を制御回路 9 に出力する。

#### 【 0 0 1 3 】

上述した撮像装置は、①スルー動作、②フリーズ動作、③記録動作、④再生動作、⑤データ伝送動作の 5 つの基本動作を行う。スルー動作は、少なくともスイッチ 2 1 の端子 A と端子 B とを接続し、撮像素子 1 から出力される画像信号による映像信号を表示装置 2 3 へ出力させる動作である。撮像素子 1 から出力された画像信号による画像データが、スイッチ 2 1 を介して表示用メモリ 2 2 に逐次記録される。表示用メモリ 2 2 に記録された 1 画面分の画像データは、表示用メモリ 2 2 から順に読み出されて表示装置 2 3 で表示される。この結果、撮像素子 1 で撮像される被写体の動きは、リアルタイムで表示装置 2 3 の表示映像に反映される。なお、スルー動作時において、スイッチ 2 1 の A 端子と C 端子も接続される。そして、撮像素子 1 から出力される画像信号による画像データが、スイッチ 2 1 を介してメモリ 5 にも逐次記録される。

#### 【 0 0 1 4 】

フリーズ動作は、表示用メモリ 2 2、およびメモリ 5 に対する新たな画像デー

タの書き込みを禁止して、表示用メモリ 2 2 に記録されている 1 画面分の画像データによる映像信号を表示装置 2 3 へ出力させる動作である。表示用メモリ 2 2 に記録された画像データが、繰り返し読み出されて表示装置 2 3 で表示される。この結果、リアルタイムに撮像されて撮像素子 1 から出力される画像データと無関係に、表示用メモリ 2 2 に記録されている画像データによる映像が表示装置 2 3 で表示される。

## 【 0 0 1 5 】

スルー動作とフリーズ動作との切換えは、操作者がフリーズ／スルー切換えスイッチ 1 0 を操作することによって行う。制御回路 9 は、フリーズ／スルー切換えスイッチ 1 0 から操作信号が入力されるごとに、表示用メモリ 2 2 およびメモリ 5 に対する書き込み制御信号をアクティブと非アクティブに切換える。表示用メモリ 2 2 およびメモリ 5 は、書き込み制御信号がアクティブにされると新たな画像データを逐次記録し、書き込み制御信号が非アクティブにされると画像データの記録を中止する。

## 【 0 0 1 6 】

記録動作は、撮像素子 1 で撮像された 1 画面分の画像データを符号化／復号化回路 1 1 で圧縮処理し、圧縮後の画像データをメモリ 1 2 に記録する動作である。記録動作が開始されると、少なくともスイッチ 2 1 の端子 A と端子 C とが接続され、撮像素子 1 から出力される映像信号による 1 画面分の画像データがメモリ 5 に記録される。メモリ 5 に画像データが記録されると、スイッチ 2 1 の端子 A と端子 C 間が開放される。その後、メモリ 5 から画像データが読み出されて符号化／復号化回路 1 1 に入力される。符号化／復号化回路 1 1 は、入力された画像データに対して圧縮処理を行い、圧縮後の画像データがメモリ 1 2 に記録される。以上の記録動作は、操作者が記録スイッチ 1 5 を操作することによって行われる。制御回路 9 は、記録スイッチ 1 5 から操作信号が入力されると、撮像素子 1 で撮像された 1 画面分の画像データを符号化／復号化回路 1 1 で圧縮処理し、圧縮後の画像データをメモリ 1 2 に記録する。

## 【 0 0 1 7 】

再生動作は、メモリ 1 2 に記録されている圧縮された画像データによる映像信

号を、表示装置 2 3 へ出力させる動作である。再生動作が開始されると、少なくともスイッチ 2 1 の端子 A と端子 C との接続が開放される。メモリ 1 2 から所定の 1 画面分の圧縮された画像データが読み出され、読み出された画像データが符号化／復号化回路 1 1 に入力される。符号化／復号化回路 1 1 は、入力された圧縮画像データに対して圧縮解凍処理を行い、圧縮解凍後の画像データがメモリ 5 に記録される。メモリ 5 に圧縮解凍後の画像データが記録されると、スイッチ 2 1 の端子 C と端子 B 間が接続される。圧縮解凍後の画像データがメモリ 5 から読み出され、スイッチ 2 1 を介して表示用メモリ 2 2 に記録される。

## 【 0 0 1 8 】

表示用メモリ 2 2 に記録された画像データは、繰り返し読み出されて表示装置 2 3 で表示される。この結果、リアルタイムに撮像されて撮像素子 1 から出力される画像データと無関係に、表示用メモリ 2 2 に記録されている画像データによる映像が表示装置 2 3 で表示される。以上の再生動作は、操作者が再生スイッチ 1 7 を操作することによって行われる。制御回路 9 は、再生スイッチ 1 7 から操作信号が入力されると、メモリ 1 2 に記録されている所定の 1 画面分の圧縮画像データを符号化／復号化回路 1 1 で圧縮解凍処理し、圧縮解凍後の画像データによる映像信号を表示装置 2 3 へ出力する。

## 【 0 0 1 9 】

データ伝送動作には、受信動作と送信動作とがある。受信動作は、外部装置 2 0 から通信媒体 1 9 を介して送信される画像データを受信し、受信した画像データをメモリ 1 2 に記録する。送信動作は、メモリ 1 2 に記録されている画像データをメモリ 1 2 から読み出して、読み出した画像データを通信媒体 1 9 を介して外部装置 2 0 に送信する。データ伝送動作時は、少なくともスイッチ 2 1 の端子 A と端子 C 間が開放される。

## 【 0 0 2 0 】

外部装置 2 0 が撮像装置に対して画像データを受信するように要求するコマンドを送信すると、撮像装置の外部インターフェイス回路 1 3 がコマンドを受信する。外部インターフェイス回路 1 3 が受信要求コマンドを受信することにより、撮像装置が受信動作を開始する。外部インターフェイス回路 1 3 は、受信したコ

マンドを表す信号を制御回路 9 に送出する。制御回路 9 は、外部インターフェイス回路 1 3 にデータを受信するように制御信号を出力する。外部インターフェイス回路 1 3 は、所定の伝送フォーマットで送信されたデータを受信し、画像データに変換する。制御回路 9 がメモリ 1 2 に書き込み制御信号を出力すると、画像データがメモリ 1 2 に記録される。

## 【 0 0 2 1 】

外部装置 2 0 が撮像装置に対して画像データを送信するように要求するコマンドを送信すると、外部インターフェイス回路 1 3 がコマンドを受信する。外部インターフェイス回路 1 3 が送信要求コマンドを受信することにより、撮像装置が送信動作を開始する。外部インターフェイス回路 1 3 は、受信したコマンドを表す信号を制御回路 9 に送出する。制御回路 9 は、読み出し制御信号をメモリ 1 2 へ出力する。メモリ 1 2 から読み出された画像データは、外部インターフェイス回路 1 3 で所定の伝送フォーマットに変換される。フォーマット変換されたデータは、所定の通信プロトコルで伝送媒体 1 9 を介して外部装置 2 0 に送信される。

## 【 0 0 2 2 】

画像データが記録されるメモリ 1 2 は、書き込み用のデータ入力ポートと読み出し用のデータ出力ポートとが同一の入出力ポートで構成されている。したがって、メモリ 1 2 で書き込み動作および読み出し動作のいずれか一方の動作を行っているとき、他方の動作を行うことができない。また、メモリ 1 2 は、上述した記録動作時および再生動作時と、データ送信動作時およびデータ受信動作時とにおいて使用される。ここで、記録動作時にメモリ 1 2 に画像データを記録したり、再生動作時にメモリ 1 2 から画像データを読み出すために、メモリ 1 2 に書き込み制御や読み出し制御を行うことをメモリ 1 2 への内部アクセスと呼ぶ。一方、受信動作時にメモリ 1 2 に画像データを記録したり、送信動作時にメモリ 1 2 から画像データを読み出したりするために、メモリ 1 2 に書き込み制御や読み出し制御を行うことをメモリ 1 2 への外部アクセスと呼ぶ。本発明は、メモリ 1 2 に対する外部アクセスと内部アクセスとが競合した場合の動作に特徴を有する。とくに、外部アクセス中に内部アクセスが発生した場合に、外部アクセスを中断

して内部アクセスを行い、内部アクセスが終了後に外部アクセスに戻す制御を中心に説明する。

#### 【 0 0 2 3 】

1 - 1 . 外部アクセスによるデータ書き込み中に、内部アクセスによるデータ読み出しを行う場合

撮像装置が上述した受信動作を行っている途中において、再生スイッチ 1 7 が操作される場合について説明する。第一の実施の形態では、受信動作によってメモリ 1 2 ヘデータ書き込みしている状態で再生スイッチ 1 7 が操作されると、メモリ 1 2 へのデータ書き込みを中断し、メモリ 1 2 からデータを読み出して再生動作を行う。図 2 は、メモリ 1 2 に対する書き込み制御および読み出し制御を説明するタイムチャートである。図 2 (a) は、メモリ 1 2 に書き込まれる画像データを表す。図 2 (b) は、再生スイッチ 1 7 による操作信号を表す。図 2 (c) は、メモリ 1 2 に入力される書き込み制御信号を表す。図 2 (d) は、メモリ 1 2 に入力される読み出し制御信号を表す。図 2 (e) は、メモリ 1 2 の入出力ポート上のデータを表す。

#### 【 0 0 2 4 】

図 2 において、タイミング O の時点で外部アクセスによってメモリ 1 2 に対するデータ書き込みが開始される。もし、データ書き込みの途中で再生スイッチ 1 7 が操作されない場合は、タイミング X の時点でデータの書き込みが終了する。図 2 (a) において実線で記された波形は、再生スイッチ 1 7 が操作されない場合の波形である。図 2 (b) において、タイミング Y の時点で再生スイッチ 1 7 が操作されると、制御回路 9 は、メモリ 1 2 にデータ書き込みを中断させる。図 2 (c) において、書き込み制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、タイミング O の時点で書き込み制御信号をアクティブにしてメモリ 1 2 に書き込み動作を開始させる。タイミング Y の時点で再生スイッチ 1 7 からの操作信号が入力されると、制御回路 9 が書き込み制御信号を非アクティブにしてメモリ 1 2 に書き込み動作を中断させる。

#### 【 0 0 2 5 】

図 2 (d) において、読み出し制御信号は、ローレベルのときアクティブ、ハイ



レベルのとき非アクティブを表す。制御回路 9 は、受信動作時において読み出し制御信号を非アクティブにし、メモリ 1 2 に読み出し動作をさせない。しかし、再生スイッチ 1 7 が操作されると、上述したタイミング Y の時点で読み出し制御信号をアクティブにし、メモリ 1 2 に読み出し動作を開始させる。この読み出し動作は、メモリ 1 2 に記録されている画像データを符号化／復号化回路 1 1 へ送るために行われる。図 2 (e)において、斜線で示すデータは、メモリ 1 2 から読み出されるデータを表す。すなわち、メモリ 1 2 の入出力ポートにおいて、タイミング O の時点からタイミング Y の時点までメモリ 1 2 への書き込みデータが存在し、タイミング Y の時点以降は後述するタイミング P の時点までメモリ 1 2 から読み出されたデータが存在する。

## 【 0 0 2 6 】

符号化／復号化回路 1 1 へ画像データを送るためのデータ読み出しが終了すると、制御回路 9 は、タイミング P の時点で読み出し制御信号を非アクティブにするとともに、書き込み制御信号をアクティブにする。メモリ 1 2 は、タイミング Y の時点から中断されていたデータの書き込み動作を再開する。制御回路 9 は、外部アクセスによるデータの書き込みが終了すると、タイミング X' の時点で書き込み制御信号を非アクティブにする。図 2 (a)において、破線で示される波形は、メモリ 1 2 へのデータ書き込みが再開されるタイミング P の時点からデータ書き込みが終了するタイミング X' の時点までの波形である。タイミング X の時点からタイミング X' の時点までの時間は、データ書き込み途中で再生スイッチ 1 7 が操作されることにより、データ書き込みが中断されていたタイミング Y の時点からタイミング P の時点までの時間に相当する。

## 【 0 0 2 7 】

上述したメモリ 1 2 に対する書き込み制御および読み出し制御と、外部インターフェイス回路 1 3 と外部装置 2 0 との間で行われるデータ伝送との関係について説明する。図 3 は、TCP (Transmission Control Protocol) に基づいて行われるデータ通信の概要を説明する図である。外部インターフェイス回路 1 3 と外部装置 2 0 との間で行われるデータ伝送は、たとえば、パケット伝送で行われる。図 3 において、左側が外部装置 2 0 を表し、右側が第一の実施の形態による撮像

装置を表す。また、縦方向が時間を表し、時間が経過するにつれて図3の下方に進む。図中の#が付された矢印は、外部装置20と撮像装置間のデータの流れを表す。図3は、わかりやすく説明するために主要部分を抽出して表したもので、実際のデータの流れを全て表したものではない。

## 【0028】

書き込み動作中のメモリ12に対し、図2のタイミングYの時点で書き込み動作を中断して読み出し動作を行った後、再びタイミングPの時点で書き込み動作を行わせるために、以下の3つの方法がある。

## 【0029】

## 1-1-1. 応答確認を一時的に送信しない方法

図3のステップ#1において、外部装置20は、撮像装置に対して回線の接続要求を送る。ステップ#2において、撮像装置のインターフェイス回路13は、回線接続に対する応答と外部装置20に対する回線の接続要求を送る。ステップ#3において、外部装置20は、回線接続に対する応答を送る。ステップ#1～ステップ#3において、外部装置20と撮像装置との間の回線が確立される。なお、上述した回線接続要求は、送受されるデータに付加されているシーケンス番号の確認の意味を有する。シーケンス番号は、データ通信の信頼性確保のために付加される。

## 【0030】

ステップ#4において、外部装置20は、画像データを含むパケットを送信する。撮像装置のインターフェイス回路13は、受信したデータに対してチェックサムによる誤り検出を行う。ステップ#5において、インターフェイス回路13は、誤りが検出されない場合に応答確認を送信する。チェックサムによる誤り検出は、インターフェイス回路13が各パケットを受信するごとに行われる。インターフェイス回路13は、誤りを検出した場合は応答確認を送信しない。

## 【0031】

ステップ#6において、外部装置20は、再び画像データを含むパケットを送信する。1画面を構成する画像データは複数に分割され、分割された画像データがそれぞれ含められた複数のパケットが1つずつ外部装置20から送信される。

インターフェイス回路 13 は、ステップ # 6 で送信されたパケットを受信すると、受信したパケットを画像データに変換する。変換された画像データは、メモリ 12 に逐次記録される。インターフェイス回路 13 は、受け取ったパケットに含まれる画像データをメモリ 12 に送出すると、外部装置 20 に応答確認を送信する。外部装置 20 は、インターフェイス回路 13 から送信された応答確認を受信すると、次のパケットを送信する。撮像装置が画像データをメモリ 12 に記録している (WR) 途中において、上述した再生スイッチ 17 が操作されると (矢印 A1)、制御回路 9 は、既にインターフェイス回路 13 で受信されているパケットに含まれる画像データをメモリ 12 へ記録する。また、制御回路 9 は、外部装置 20 に対して応答確認を送信しないようにインターフェイス回路 13 を制御する。この結果、外部装置 20 が新たなパケットを送信しない。

#### 【0032】

制御回路 9 は、この間に、メモリ 12 に読み出し動作 (RD) を開始させる。メモリ 12 の読み出し動作は、上述した再生動作に必要な画像データを、メモリ 12 から符号化／復号化回路 11 へ送るために行われる。再生動作に必要な 1 画面分の画像データの読み出しが終了すると、制御回路 9 は、ステップ # 6 で送信されたパケットに対する応答確認を送信するようにインターフェイス回路 13 を制御する。ステップ # 7 において、インターフェイス回路 13 は、チェックサムによる誤りが検出されない場合に、外部装置 20 に応答確認を送信する。この結果、ステップ # 7-1 において、外部装置 20 は、画像データを含む新たなパケットを送信する。インターフェイス回路 13 は、送信されたパケットを受信すると、受信したパケットを画像データに変換する。変換された画像データは、メモリ 12 に逐次記録される。

#### 【0033】

##### 1-1-2. 時間 T を設定する方法

ステップ # 7-1 において、外部装置 20 は、画像データを含むパケットを送信する。撮像装置が外部装置 20 から送信されたパケットによる画像データをメモリ 12 に記録している (WR) 途中において、上述した再生スイッチ 17 が操作される (矢印 A2) 場合について説明する。制御回路 9 は、既にインターフェイス回

路 1 3 で受信されているパケットによる画像データをメモリ 1 2 に記録する処理を中止させる。制御回路 9 はさらに、直ちにメモリ 1 2 に読み出し動作 (RD) を開始させる。この読み出し動作は、上述した再生動作に必要な画像データを、メモリ 1 2 から符号化／復号化回路 1 1 へ送るために行われる。

## 【 0 0 3 4 】

ステップ # 8 において、インターフェイス回路 1 3 は、外部装置 2 0 からステップ # 7 - 1 で送信された画像データを含むパケットを、時間 T が経過してから送信するように要求する。時間 T は、メモリ 1 2 から再生動作に必要な 1 画面分の画像データが読み出される時間より長く設定される。この結果、外部装置 2 0 は、インターフェイス回路 1 3 からステップ # 8 で送信された要求を受信してから時間 T が経過後のステップ # 1 0 において、ステップ # 7 - 1 と同じ画像データを含むパケットを送信する。ステップ # 1 0 で送信されたパケットが撮像装置で受信される時点では、メモリ 1 2 からの画像データの読み出しが終了している。インターフェイス回路 1 3 は、ステップ # 1 0 で送信されたパケットを受信すると、受信したパケットを画像データに変換する。変換された画像データは、メモリ 1 2 に逐次記録される。

## 【 0 0 3 5 】

ここで、ウィンドウサイズについて説明する。ステップ # 1 1 において、インターフェイス回路 1 3 は、ステップ # 1 0 で送信されたパケットに対する応答確認とともに、ウィンドウサイズの値を送信する。ウィンドウサイズは、TCP による通信において通信効率の向上を図るために受信側から送信側に設定されるプロトコルである。ウィンドウサイズは、送信側から受信側に連続して送信可能なパケット数であり、たとえば、ウィンドウサイズ = 3 が設定される。ウィンドウサイズの値は、動的に変化させることができる。

## 【 0 0 3 6 】

外部装置 2 0 は、ステップ # 1 1 で送信されたウィンドウサイズ = 3 を受信すると、ステップ # 1 2 ～ステップ # 1 4 において画像データを含む 3 つのパケットを送信する。ステップ # 1 5 において、インターフェイス回路 1 3 は、ステップ # 1 2 ～ # 1 4 で送信されたパケットに対する応答確認と、ウィンドウサイズ

= 1 を送信する。

【 0 0 3 7 】

ステップ # 1 6 において、外部装置 2 0 は、画像データを含む新たなパケットを送信する。インターフェイス回路 1 3 は、送信されたパケットを受信すると、受信したパケットを画像データに変換する。変換された画像データは、メモリ 1 2 に逐次記録される。以上のように、ウィンドウサイズを設定することにより、連続して送信するパケット数を変化させることができる。また、次に説明するように、ウィンドウサイズ = 0 を設定することで、パケットに画像データを含めないようにすることもできる。

【 0 0 3 8 】

1 - 1 - 3 . ウィンドウサイズを 0 にする方法

ステップ # 1 6 で外部装置 2 0 から送信されたパケットによる画像データをメモリ 1 2 に記録している (WR) 途中において、上述した再生スイッチ 1 7 が操作される (矢印 A 3) 場合について説明する。制御回路 9 は、既にインターフェイス回路 1 3 で受信されているパケットによる画像データをメモリ 1 2 に記録する。制御回路 9 はさらに、ステップ # 1 7 において、インターフェイス回路 1 3 を制御してステップ # 1 6 で送信されたパケットに対する応答確認とともに、ウィンドウサイズ = 0 を送信する。その後、制御回路 9 が直ちにメモリ 1 2 に読み出し動作 (RD) を開始させる。この読み出し動作は、上述した再生動作に必要な画像データを、メモリ 1 2 から符号化 / 復号化回路 1 1 へ送るために行われる。

【 0 0 3 9 】

メモリ 1 2 から画像データの読み出しが行われているステップ # 1 8 において、外部装置 2 0 は、新たなパケットを送信する。このパケットには、ウィンドウサイズ = 0 が設定されているので画像データが含まれない。したがって、ステップ # 1 8 で外部装置 2 0 から送信されたパケットを撮像装置が受信しても、メモリ 1 2 に書き込み動作を行う必要がないので、撮像装置はメモリ 1 2 から画像データの読み出しを継続することができる。

【 0 0 4 0 】

ステップ # 1 9 において、インターフェイス回路 1 3 は、ステップ # 1 8 で送

信されたパケットに対する応答確認とともに、ウィンドウサイズ＝0を送信する。メモリ12からの画像データの読み出しが終了するまで、ウィンドウサイズ＝0が設定される。ステップ#20において、外部装置20は、新たなパケットを送信する。ステップ#19と同様に、ウィンドウサイズ＝0が設定されているのでパケットに画像データが含まれない。したがって、撮像装置は、メモリ12から画像データの読み出しを継続する。

## 【0041】

メモリ12から画像データの読み出しが終了しているステップ#21において、インターフェイス回路13は、ステップ#20で送信されたパケットに対する応答確認とともに、ウィンドウサイズ＝1を送信する。この結果、外部装置20は、ステップ#22において画像データを含む新たなパケットを送信する。インターフェイス回路13は、外部装置20から送信されたパケットを受信すると、受信したパケットを画像データに変換する。変換された画像データは、メモリ12に逐次記録される。

## 【0042】

1-2. 外部アクセスによるデータ読み出し中に、内部アクセスによるデータ書き込みを行う場合

次に、撮像装置が上述した送信動作を行っている途中において、記録スイッチ15が操作される場合について説明する。第一の実施の形態では、送信動作によってメモリ12からデータ読み出ししている状態で記録スイッチ15が操作されると、メモリ12からのデータ読み出しを中断し、メモリ12へデータを書き込む記憶動作を行う。図4は、メモリ12に対する読み出し制御および書き込み制御を説明するタイムチャートである。図4(a)は、メモリ12から読み出される画像データを表す。図4(b)は、記録スイッチ15による操作信号を表す。図4(c)は、メモリ12に入力される書き込み制御信号を表す。図4(d)は、メモリ12に入力される読み出し制御信号を表す。図4(e)は、メモリ12の入出力ポート上のデータを表す。

## 【0043】

図4において、タイミング01の時点で外部アクセスによってメモリ12から

のデータ読み出しが開始される。もし、データ読み出しの途中で記録スイッチ 15 が操作されない場合は、タイミング X 1 の時点でデータの読み出しが終了する。図 4 (a)において実線で記された波形は、記録スイッチ 15 が操作されない場合の波形である。図 4 (b)において、タイミング Y 1 の時点で記録スイッチ 15 が操作されると、制御回路 9 は、メモリ 12 にデータ読み出しを中断させる。図 4 (d)において、読み出し制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、タイミング O 1 の時点で読み出し制御信号をアクティブにしてメモリ 12 に読み出し動作を開始させる。タイミング Y 1 の時点で記録スイッチ 15 からの操作信号が入力されると、制御回路 9 は、読み出し制御信号を非アクティブにしてメモリ 12 に読み出し動作を中断させる。

## 【 0 0 4 4 】

図 4 (c)において、書き込み制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、送信動作時において、書き込み制御信号を非アクティブにしてメモリ 12 に書き込み動作をさせない。しかし、記録スイッチ 15 が操作されると、上述したタイミング Y 1 の時点で書き込み制御信号をアクティブにし、メモリ 12 に書き込み動作を開始させる。

## 【 0 0 4 5 】

この書き込み動作は、撮像素子 1 で撮像され、符号化／復号化回路 11 で圧縮処理された画像データをメモリ 12 に記録するために行われる。図 4 (e)において、斜線で示すデータは、メモリ 12 に書き込まれるデータを表す。すなわち、メモリ 12 の入出力ポートにおいて、タイミング O 1 の時点からタイミング Y 1 の時点までメモリ 12 からの読み出しデータが存在し、タイミング Y 1 の時点以降は後述するタイミング P 1 の時点までメモリ 12 への書き込みデータが存在する。

## 【 0 0 4 6 】

符号化／復号化回路 11 から出力される画像データを記憶するためのデータ書き込みが終了すると、制御回路 9 は、タイミング P 1 の時点で書き込み制御信号を非アクティブにするとともに、読み出し制御信号をアクティブにする。メモリ

12は、タイミングY1の時点で中断されていたデータの読み出し動作を再開する。制御回路9は、外部アクセスによるデータの読み出しが終了すると、タイミングX1'の時点で読み出し制御信号を非アクティブにする。図4(a)において、破線で示される波形は、メモリ12からのデータ読み出しが再開されるP1の時点からデータ読み出しが終了するX1'の時点までの波形である。タイミングX1の時点からタイミングX1'の時点までの時間は、データ読み出し途中で記録スイッチ15が操作されることにより、データ読み出しが中断されていたタイミングY1の時点からタイミングP1の時点までの時間に相当する。

## 【0047】

上述したメモリ12に対する読み出し制御および書き込み制御と、外部インターフェイス回路13と外部装置20との間で行われるデータ伝送との関係について説明する。図5は、TCPに基づいて行われるパケットデータ通信の概要を説明する図である。図5において、左側が外部装置20を表し、右側が第一の実施の形態による撮像装置を表す。また、縦方向が時間を表し、時間が経過するにつれて図5の下方に進む。図中の#が付された矢印は、外部装置20と撮像装置間のデータの流れを表す。図5は、わかりやすく説明するために主要部分を抽出して表したもので、実際のデータの流れを全て表したものではない。

## 【0048】

読み出し動作中のメモリ12に対し、図4のタイミングY1の時点で読み出し動作を中断して書き込み動作を行った後、再びタイミングP1の時点で読み出し動作を行わせるために、以下の4つの方法がある。

## 【0049】

1-2-1. 書き込み動作が終了してから新たなパケットを送信する方法

図5のステップ#101において、外部装置20は、撮像装置に対して回線の接続要求を送る。ステップ#102において、撮像装置のインターフェイス回路13は、回線接続に対する応答と外部装置20に対する回線の接続要求を送る。ステップ#103において、外部装置20は、回線接続に対する応答を送る。ステップ#101～ステップ#103において、外部装置20と撮像装置との間の回線が確立される。なお、上述した回線接続要求は、送受されるデータに付加さ



れているシーケンス番号の確認の意味を有する。シーケンス番号は、データ通信の信頼性確保のために付加される。

#### 【0050】

ステップ#103-1において、外部装置20は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路13は、受信した要求に対し、ステップ#104において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路9がメモリ12から逐次読み出す画像データである。インターフェイス回路13は、メモリ12から読み出された画像データを伝送用のフォーマットに変換し、パケットとして送信する。1画面を構成する画像データは複数に分割され、分割された画像データがそれぞれ含められた複数のパケットが1つずつインターフェイス回路13から送信される。

#### 【0051】

外部装置20は、ステップ#104で送信されたパケットを受信すると、受信したパケットを画像データに変換し、変換した画像データに対して所定の処理を行う。ステップ#104-1において、外部装置20は、応答確認と次の画像データの送信要求とを含むパケットをインターフェイス回路13へ送信する。インターフェイス回路13は、外部装置20から送信された応答確認および画像データ要求を受信すると、画像データを含む次のパケットを送信する。

#### 【0052】

制御回路9が外部装置20へ送信する画像データをメモリ12から読み出している(RD)途中において、上述した記録スイッチ15が操作されると(矢印A4)、制御回路9は、メモリ12から読み出し途中の画像データの読み出しが終了するのを待つ。制御回路9は、画像データの読み出しが終了すると直ちに、外部装置20に対して新たなパケットを送信しないようにインターフェイス回路13を制御する。

#### 【0053】

制御回路9は、この間に、メモリ12に書き込み動作(WR)を開始させる。メモリ12の書き込み動作は、上述した符号化/復号化回路11から出力される圧縮処理後の画像データを記録するために行われる。メモリ12に対する1画面分の

画像データの記録が終了すると、制御回路 9 は、ステップ # 1 0 4 - 1 で外部装置 2 0 から送信された送信要求に対するパケットを送信するように、インターフェイス回路 1 3 を制御する。この結果、ステップ # 1 0 4 - 2 において、インターフェイス回路 1 3 が画像データを含む新たなパケットを送信する。このパケットに含まれる画像データは、上述したように、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。ステップ # 1 0 4 - 3 において、外部装置 2 0 は、インターフェイス回路 1 3 から送信されたパケットを受信すると応答確認を送信する。

#### 【 0 0 5 4 】

##### 1 - 2 - 2. 時間 $T_x$ を設定する方法

ステップ # 1 0 9 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 1 0 9 - 1 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。制御回路 9 が外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している (RD) 途中において、上述した記録スイッチ 1 5 が操作される (矢印 A 5) 場合について説明する。制御回路 9 は、記録スイッチ 1 5 からの操作信号を受けると、メモリ 1 2 から読み出し途中の画像データの読み出し終了を待つ。

#### 【 0 0 5 5 】

ステップ # 1 0 9 - 2 において、制御回路 9 は、画像データの読み出しが終了すると直ちに、メモリ 1 2 に書き込み動作 (WR) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化／復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。メモリ 1 2 が上述した書き込み動作を開始すると同時に、インターフェイス回路 1 3 は、パケットに対する応答確認を時間  $T_x$  が経過してから送信するように外部装置 2 0 に要求する。時間  $T_x$  は、メモリ 1 2 に 1 画面分の画像データを記録する時間より長く設定される。この結果、外部装置 2 0 は、インターフェイス回路 1 3 から送信された要求を受信してから時間  $T_x$  が経過後のステップ # 1 0 9 - 3 において、応答確認を送信する。ステップ

# 1 0 9 - 3 で送信されたパケットが撮像装置で受信される時点では、メモリ 1 2 に 1 画面分の画像データを記録する処理が終了している。ステップ # 1 1 0 において、インターフェイス回路 1 3 は、画像データを含む新たなパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。外部装置 2 0 は、送信されたパケットを受信して所定の処理を行う。

## 【 0 0 5 6 】

## 1 - 2 - 3. ウィンドウサイズを 0 にする方法

ステップ # 1 1 6 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 1 1 6 - 1 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。制御回路 9 が外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している (RD) 途中において、上述した記録スイッチ 1 5 が操作される (矢印 A 6) 場合について説明する。制御回路 9 は、記録スイッチ 1 5 からの操作信号を受けると、メモリ 1 2 から読み出し途中の画像データの読み出し終了を待つ。

## 【 0 0 5 7 】

制御回路 9 は、画像データの読み出しが終了すると直ちに、メモリ 1 2 に書き込み動作 (WR) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化 / 復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。メモリ 1 2 が上述した書き込み動作を開始すると同時に、インターフェイス回路 1 3 は、次に送信するパケットのウィンドウサイズ = 0 を通知するパケットをステップ # 1 1 7 で外部装置 2 0 に送信する。(本実施の形態では、ウィンドウサイズの設定を送信側である撮像装置から送信可能とする。) ステップ # 1 1 8 において、外部装置 2 0 は、パケットのウィンドウサイズ = 0 をインターフェイス回路 1 3 に送信する。

## 【 0 0 5 8 】

メモリ 1 2 が書き込み動作中であるステップ # 1 1 9 において、インターフェ

イス回路 1 3 は、ウィンドウサイズ = 0 で画像データを含まないパケットを外部装置 2 0 に送信する。ステップ # 1 2 0 において、外部装置 2 0 は、受信したパケットの応答確認をインターフェイス回路 1 3 に送信する。メモリ 1 2 が書き込み動作を終了後のステップ # 1 2 1 において、インターフェイス回路 1 3 は、ウィンドウサイズ = 1 を通知するパケットを外部装置 2 0 に送信する。ステップ # 1 2 2 において、外部装置 2 0 は、パケットのウィンドウサイズ = 1 をインターフェイス回路 1 3 に送信する。

## 【 0 0 5 9 】

ステップ # 1 2 3 において、インターフェイス回路 1 3 は、画像データを含む新たなパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。外部装置 2 0 は、送信されたパケットを受信して所定の処理を行う。

## 【 0 0 6 0 】

## 1 - 2 - 4. 同じパケットを送信する方法

ステップ # 1 3 0 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 1 3 1 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。制御回路 9 が外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している (RD) 途中において、上述した記録スイッチ 1 5 が操作される (矢印 A 7) 場合について説明する。制御回路 9 は、記録スイッチ 1 5 からの操作信号を受けると、メモリ 1 2 から読み出し途中の画像データの読み出し終了を待つ。

## 【 0 0 6 1 】

制御回路 9 は、画像データの読み出しが終了すると直ちに、メモリ 1 2 に書き込み動作 (WR) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化 / 復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。メモリ 1 2 が上述した書き込み動作を開始すると同時に、制御回路 9 は、インターフェイス回路 1 3 を次のように制御する。すなわち、メモリ 1 2 が書き込み

動作中のステップ# 1 3 2において、外部装置 2 0から画像データを含むパケットの送信が要求された場合に、ステップ# 1 3 1'において、インターフェイス回路 1 3がステップ# 1 3 0で送信したデータと同一のデータを含むパケットを送信する。インターフェイス回路 1 3は、内部にメモリ 1 3 1を有し、このメモリ 1 3 1に前回送信したデータを記憶しておく。パケット送信時にメモリ 1 3 1からデータを読み出して、前回送信時と同じデータを含むパケットを送信する。

## 【 0 0 6 2 】

TCPによる通信では、同じパケットが重複して受信されると、上述したシーケンス番号をチェックすることにより重複するパケットが破棄される。したがって、外部装置 2 0は、インターフェイス回路 1 3から同じデータを含むパケットが繰り返し送信されても、重複するデータを破棄できるから画像データを誤りなく受けることができる。

## 【 0 0 6 3 】

外部装置 2 0は、重複するパケットを受信後のステップ# 1 3 3において、応答確認とともに画像データを含むパケットを送信するように要求する。メモリ 1 2が書き込み動作を終了後のステップ# 1 3 4において、インターフェイス回路 1 3は、画像データを含む新たなパケットを送信する。このパケットに含まれる画像データは、制御回路 9がメモリ 1 2から逐次読み出す画像データである。外部装置 2 0は、送信されたパケットを受信して所定の処理を行う。

## 【 0 0 6 4 】

以上説明した第一の実施の形態によれば、次の作用効果が得られる。

(1) 制御回路 9は、外部装置 2 0から送信される画像データをメモリ 1 2へ書き込んでいる途中で再生スイッチ 1 7が操作されると、メモリ 1 2への画像データの書き込みを中断し、再生動作のためにメモリ 1 2から画像データを読み出すようにした。画像データの読み出しが終了すると、再び外部装置 2 0から送信される画像データをメモリ 1 2へ書き込む。とくに、メモリ 1 2から再生動作に必要な 1 画面分の画像データの読み出しが終了した後のステップ# 7 (図 3)まで、インターフェイス回路 1 3から外部装置 2 0に応答確認を送信させない。この結果、制御回路 9がメモリ 1 2からデータを読み出し中に、外部装置 2 0からメモ

リ 1 2 へ書き込み用の画像データが送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

(2) 外部装置 2 0 に対して時間 T を送信することにより、メモリ 1 2 から再生動作に必要な 1 画面分の画像データの読み出しが終了した後のステップ # 1 0 (図 3)において、外部装置 2 0 からインターフェイス回路 1 3 へ画像データを送信させるようにした。この結果、制御回路 9 がメモリ 1 2 からデータを読み出し中に、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないで、メモリ 1 2 に対するアクセスの競合を防止できる。

(3) 外部装置 2 0 に対してウィンドウサイズ = 0 を送信することにより、メモリ 1 2 から再生動作に必要な 1 画面分の画像データの読み出しが終了した後のステップ # 2 2 (図 3)まで、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないようにした。この結果、制御回路 9 がメモリ 1 2 からデータを読み出し中に、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないで、メモリ 1 2 に対するアクセスの競合を防止できる。

#### 【 0 0 6 5 】

(4) 制御回路 9 は、外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している途中で記録スイッチ 1 5 が操作されると、メモリ 1 2 からの画像データの読み出しを中断し、記録動作のためにメモリ 1 2 へ画像データを書き込むようにした。画像データの書き込みが終了すると、再び外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出す。とくに、記録動作に必要な 1 画面分の画像データの書き込みが終了した後のステップ # 1 0 4 - 2 (図 5)まで、インターフェイス回路 1 3 から外部装置 2 0 に次の画像データを送信させない。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 からメモリ 1 2 に対するデータの読み出し要求が送信されないで、メモリ 1 2 に対するアクセスの競合を防止できる。

(5) 外部装置 2 0 に対して時間 T x を送信することにより、メモリ 1 2 へ記録動作に必要な 1 画面分の画像データの書き込みが終了した後のステップ # 1 0 9 - 3 (図 5)において、外部装置 2 0 から画像データの読み出し要求を送信させるようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部

装置 2 0 からメモリ 1 2 に対するデータ読み出し要求が送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

(6) 外部装置 2 0 に対してウィンドウサイズ = 0 を送信することにより、メモリ 1 2 へ記録動作に必要な 1 画面分の画像データの書き込みが終了した後のステップ # 1 2 3 (図 5) まで、外部装置 2 0 へ送信するパケットに画像データを含めないようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 へ送信するための画像データをメモリ 1 2 から読み出さなくてよいので、メモリ 1 2 に対するアクセスの競合を防止できる。

(7) インターフェイス回路 1 3 を制御することにより、メモリ 1 2 へ記録動作に必要な 1 画面分の画像データの書き込みが終了した後のステップ # 1 3 4 (図 5) まで、外部装置 2 0 に対して前回と同一の画像データを送信するようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 へ送信するための画像データをメモリ 1 2 から読み出さなくてよいので、メモリ 1 2 に対するアクセスの競合を防止できる。

#### 【 0 0 6 6 】

##### — 第二の実施の形態 —

第二の実施の形態は、メモリ 1 2 に対する外部アクセス中に内部アクセスが発生した場合に、外部アクセスを中断して内部アクセスを 1 / 3 ずつ 3 回に分割して行う点が異なる。

#### 【 0 0 6 7 】

2 - 1. 外部アクセスによるデータ書き込み中に、内部アクセスによるデータ読み出しを行う場合

図 6 は、メモリ 1 2 に対する書き込み制御および読み出し制御を説明するタイムチャートである。図 6 (a) は、メモリ 1 2 に書き込まれる画像データを表す。図 6 (b) は、再生スイッチ 1 7 による操作信号を表す。図 6 (c) は、メモリ 1 2 に入力される書き込み制御信号を表す。図 6 (d) は、メモリ 1 2 に入力される読み出し制御信号を表す。図 6 (e) は、メモリ 1 2 の入出力ポート上のデータを表す。

#### 【 0 0 6 8 】

図 6 において、タイミング O 2 の時点で外部アクセスによってメモリ 1 2 に対するデータ書き込みが開始される。もし、データ書き込みの途中で再生スイッチ 1 7 が操作されない場合は、タイミング X 2 の時点でデータの書き込みが終了する。図 6 (a) において実線で記された波形は、再生スイッチ 1 7 が操作されない場合の波形である。図 6 (b) において、タイミング Y 1 1 の時点で再生スイッチ 1 7 が操作されると、制御回路 9 は、メモリ 1 2 に対するデータ書き込みを中断させる。図 6 (c) において、書き込み制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、タイミング O 2 の時点で書き込み制御信号をアクティブにしてメモリ 1 2 に書き込み動作を開始させる。タイミング Y 1 1 の時点で再生スイッチ 1 7 からの操作信号が入力されると、制御回路 9 が書き込み制御信号を非アクティブにしてメモリ 1 2 に書き込み動作を中断させる。

## 【 0 0 6 9 】

図 6 (d) において、読み出し制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、受信動作時において読み出し制御信号を非アクティブにし、メモリ 1 2 に読み出し動作をさせない。しかし、再生スイッチ 1 7 が操作されると、上述したタイミング Y 1 1 の時点で読み出し制御信号をアクティブにし、メモリ 1 2 に読み出し動作を開始させる。この読み出し動作は、メモリ 1 2 に記録されている画像データを符号化／復号化回路 1 1 へ送るために行われる。図 6 (e) において、斜線で示すデータは、メモリ 1 2 から読み出されるデータを表す。すなわち、メモリ 1 2 の入出力ポートにおいて、タイミング O 2 の時点からタイミング Y 1 1 の時点までメモリ 1 2 への書き込みデータが存在し、タイミング Y 1 1 の時点以降は後述するタイミング P 1 1 の時点までメモリ 1 2 から読み出されたデータが存在する。

## 【 0 0 7 0 】

符号化／復号化回路 1 1 へ画像データを送るためのデータ読み出しが終了すると、制御回路 9 は、タイミング P 1 1 の時点で読み出し制御信号を非アクティブにするとともに、書き込み制御信号をアクティブにする。メモリ 1 2 は、タイミング Y 1 1 の時点から中断されていたデータの書き込み動作を再開する。第二の



実施の形態では、メモリ 1 2 からデータを読み出すとき、1 画面分の画像データを 1 / 3 ずつ 3 回に分けて読み出す。すなわち、タイミング Y 1 1 の時点からタイミング P 1 1 の時点まで、タイミング Y 1 2 の時点からタイミング P 1 2 の時点まで、およびタイミング Y 1 3 の時点からタイミング P 1 3 の時点までの 3 回に分けて読み出し動作が行われる。上記の各読み出し動作の間は、それぞれ書き込み動作が行われる。制御回路 9 は、外部アクセスによるデータの書き込みが終了すると、タイミング X 2' の時点で書き込み制御信号を非アクティブにする。図 6 (a)において、破線で示される波形は、メモリ 1 2 に対する 3 分割されたデータ書き込みの波形である。タイミング X 2 の時点からタイミング X 2' の時点までの時間は、データ書き込み途中に 3 回に分けて行われる読み出し動作の合計時間に相当する。

#### 【 0 0 7 1 】

上述したメモリ 1 2 に対する書き込み制御および読み出し制御と、外部インターフェイス回路 1 3 と外部装置 2 0 との間で行われるデータ伝送との関係について説明する。図 7、図 8 は、TCP に基づくパケットデータ通信の概要を説明する図である。図 7、図 8 において、左側が外部装置 2 0 を表し、右側が第二の実施の形態による撮像装置を表す。また、縦方向が時間を表し、時間が経過するにつれて図 7、図 8 の下方に進む。図中の # が付された矢印は、外部装置 2 0 と撮像装置間のデータの流れを表す。図 7、図 8 は、わかりやすく説明するために主要部分を抽出して表したもので、実際のデータの流れを全て表したのではない。

#### 【 0 0 7 2 】

書き込み動作中のメモリ 1 2 に対し、図 6 のタイミング Y 1 1 の時点で書き込み動作を中断し、3 回に分けて読み出し動作を行わせるために、以下の 3 つの方法がある。

#### 【 0 0 7 3 】

##### 2 - 1 - 1 . 応答確認を一時的に送信しない方法

図 7 のステップ # 2 0 1 において、外部装置 2 0 は、撮像装置に対して回線の接続要求を送る。ステップ # 2 0 2 において、撮像装置のインターフェイス回路

13は、回線接続に対する応答と外部装置20に対する回線の接続要求を送る。ステップ#203において、外部装置20は、回線接続に対する応答を送る。ステップ#201～ステップ#203において、外部装置20と撮像装置との間の回線が確立される。なお、上述した回線接続要求は、送受されるデータに付加されているシーケンス番号の確認の意味を有する。シーケンス番号は、データ通信の信頼性確保のために付加される。

## 【0074】

ステップ#204において、外部装置20は、画像データを含むパケットを送信する。撮像装置のインターフェイス回路13は、受信したデータに対してチェックサムによる誤り検出を行う。ステップ#205において、インターフェイス回路13は、誤りが検出されない場合に応答確認を送信する。チェックサムによる誤り検出は、インターフェイス回路13が各パケットを受信するごとに行われる。インターフェイス回路13は、誤りを検出した場合は応答確認を送信しない。

## 【0075】

ステップ#206-1において、外部装置20は、再び画像データを含むパケットを送信する。1画面を構成する画像データは複数に分割され、分割された画像データがそれぞれ含められた複数のパケットが1つずつ外部装置20から送信される。インターフェイス回路13は、ステップ#206-1で送信されたパケットを受信すると、受信したパケットを画像データに変換する。変換された画像データは、メモリ12に逐次記録される。インターフェイス回路13は、受け取ったパケットに含まれる画像データをメモリ12に送出すると、外部装置20に応答確認を送出する。外部装置20は、インターフェイス回路13から送信された応答確認を受信すると、次のパケットを送信する。撮像装置が画像データをメモリ12に記録している(WR1)途中において、上述した再生スイッチ17が操作されると(矢印B1)、制御回路9は、既にインターフェイス回路13で受信されているパケットに含まれる画像データをメモリ12へ記録する。また、制御回路9は、外部装置20に対して応答確認を送信しないようにインターフェイス回路13を制御する。この結果、外部装置20が新たなパケットを送信しない。

## 【 0 0 7 6 】

制御回路 9 は、この間に、メモリ 1 2 に読み出し動作(RD1)を開始させる。メモリ 1 2 の読み出し動作は、上述した再生動作に必要な画像データを、メモリ 1 2 から符号化／復号化回路 1 1 へ送るために行われる。再生動作に必要な 1 画面分の画像データのうち 1 / 3 の読み出しが終了すると、制御回路 9 は、ステップ # 2 0 6 - 1 で送信されたパケットに対する応答確認を送信するようにインターフェイス回路 1 3 を制御する。ステップ # 2 0 7 - 1 において、インターフェイス回路 1 3 は、チェックサムによる誤りが検出されない場合に、外部装置 2 0 に応答確認を送信する。この結果、ステップ # 2 0 6 - 2 において、外部装置 2 0 は、画像データを含む新たなパケットを送信する。

## 【 0 0 7 7 】

制御回路 9 は、インターフェイス回路 1 3 で受信されたパケットに含まれる画像データを、メモリ 1 2 へ記録する(WR2)。また、制御回路 9 は、外部装置 2 0 に対して応答確認を送信しないようにインターフェイス回路 1 3 を制御する。この結果、外部装置 2 0 が新たなパケットを送信しない。制御回路 9 は、メモリ 1 2 に読み出し動作(RD2)を開始させる。再生動作に必要な 1 画面分の画像データのうち 1 / 3 の読み出しが終了すると、制御回路 9 は、ステップ # 2 0 6 - 2 で送信されたパケットに対する応答確認を送信するようにインターフェイス回路 1 3 を制御する。ステップ # 2 0 7 - 2 において、インターフェイス回路 1 3 は、チェックサムによる誤りが検出されない場合に、外部装置 2 0 に応答確認を送信する。この結果、ステップ # 2 0 6 - 3 において、外部装置 2 0 は、画像データを含む新たなパケットを送信する。

## 【 0 0 7 8 】

制御回路 9 は、インターフェイス回路 1 3 で受信されたパケットに含まれる画像データを、メモリ 1 2 へ記録する(WR3)。また、制御回路 9 は、外部装置 2 0 に対して応答確認を送信しないようにインターフェイス回路 1 3 を制御する。この結果、外部装置 2 0 が新たなパケットを送信しない。制御回路 9 は、メモリ 1 2 に最後の読み出し動作(RD3)を開始させる。再生動作に必要な 1 画面分の 1 / 3 の画像データの最後の読み出しが終了すると、制御回路 9 は、ステップ # 2 0

6-3で送信されたパケットに対する応答確認を送信するようにインターフェイス回路13を制御する。ステップ#207-3において、インターフェイス回路13は、チェックサムによる誤りが検出されない場合に、外部装置20に応答確認を送信する。この結果、外部装置20は、画像データを含む新たなパケットを送信することができる。

#### 【0079】

#### 2-1-2. 時間Tyを設定する方法

ステップ#207-4において、外部装置20は、画像データを含むパケットを送信する。撮像装置が外部装置20から送信されたパケットによる画像データをメモリ12に記録している(WR1)途中において、上述した再生スイッチ17が操作される(矢印B2)場合について説明する。制御回路9は、既にインターフェイス回路13で受信されているパケットによる画像データをメモリ12に記録する処理が終了すると直ちに、メモリ12に読み出し動作(RD1)を開始させる。読み出し動作は、上述した再生動作に必要な画像データを、メモリ12から符号化／復号化回路11へ送るために行われる。読み出し動作では、再生動作に必要な1画面分の画像データのうち1/3の読み出しが行われる。

#### 【0080】

ステップ#208において、インターフェイス回路13は、外部装置20から画像データを含む次のパケットを、時間Tyが経過してから送信するように要求する。時間Tyは、メモリ12から再生動作に必要な1画面分の画像データの1/3が読み出される時間より長く設定される。この結果、外部装置20は、インターフェイス回路13からステップ#208で送信された要求を受信してから時間Tyが経過後のステップ#210-1において、画像データを含むパケットを送信する。ステップ#210-1で送信されたパケットが撮像装置で受信される時点では、メモリ12からの画像データの読み出しが終了している。

#### 【0081】

制御回路9は、インターフェイス回路13で受信されたパケットに含まれる画像データを、メモリ12へ記録する(WR2)。制御回路9はさらに、メモリ12に読み出し動作(RD2)を開始させる。読み出し動作では、再生動作に必要な1画面

分の画像データのうち1/3の読み出しが行われる。ステップ#210-2'において、インターフェイス回路13は、応答確認を送信する。外部装置20は、インターフェイス回路13からステップ#210-2'で送信された応答確認を受信してから時間Tyが経過後のステップ#210-2において、画像データを含むパケットを送信する。

## 【0082】

制御回路9は、インターフェイス回路13で受信されたパケットに含まれる画像データを、メモリ12へ記録する(WR3)。制御回路9はさらに、メモリ12に最後の読み出し動作(RD3)を開始させる。読み出し動作では、再生動作に必要な1画面分の画像データのうち最後の1/3の読み出しが行われる。ステップ#210-3'において、インターフェイス回路13は、応答確認を送信する。外部装置20は、インターフェイス回路13からステップ#210-3'で送信された応答確認を受信してから時間Tyが経過後のステップ#210-3において、画像データを含むパケットを送信する。

## 【0083】

インターフェイス回路13は、ステップ#210-3で送信されたパケットを受信すると、ステップ#211において、応答確認とともに時間Tyを元の値に戻すようにパケットを送信する。

## 【0084】

## 2-1-3. ウィンドウサイズを0にする方法

図8のステップ#216において、外部装置20は、画像データを含むパケットを送信する。撮像装置が外部装置20から送信されたパケットによる画像データをメモリ12に記録している(WR1)途中において、上述した再生スイッチ17が操作される(矢印B3)場合について説明する。制御回路9は、既にインターフェイス回路13で受信されているパケットによる画像データをメモリ12に記録する。制御回路9はさらに、ステップ#217-1において、インターフェイス回路13を制御してステップ#216で送信されたパケットに対する応答確認とともに、ウィンドウサイズ=0を送信する。その後、制御回路9が直ちにメモリ12に読み出し動作(RD1)を開始させる。この読み出し動作は、上述した再生動

作に必要な画像データを、メモリ 1 2 から符号化／復号化回路 1 1 へ送るために行われる。読み出し動作では、再生動作に必要な 1 画面分の画像データのうち 1／3 の読み出しが行われる。

## 【 0 0 8 5 】

メモリ 1 2 から画像データの読み出しが行われているステップ # 2 1 8 - 1 において、外部装置 2 0 は、新たなパケットを送信する。このパケットには、ウィンドウサイズ = 0 が設定されているので画像データが含まれない。したがって、ステップ # 2 1 8 - 1 で外部装置 2 0 から送信されたパケットを撮像装置が受信しても、メモリ 1 2 に書き込み動作を行う必要がないので、撮像装置はメモリ 1 2 から画像データの読み出しを継続することができる。

## 【 0 0 8 6 】

メモリ 1 2 からの読み出し動作が終了しているステップ # 2 1 7 - 2 において、インターフェイス回路 1 3 は、ステップ # 2 1 8 - 1 で送信されたパケットに対する応答確認とともに、ウィンドウサイズ = 1 を送信する。この結果、外部装置 2 0 は、ステップ # 2 1 8 - 2 において画像データを含む新たなパケットを送信する。制御回路 9 は、インターフェイス回路 1 3 で受信されたパケットに含まれる画像データを、メモリ 1 2 へ記録する (WR2)。制御回路 9 はさらに、ステップ # 2 1 7 - 3 において、インターフェイス回路 1 3 を制御してステップ # 2 1 8 - 2 で送信されたパケットに対する応答確認とともに、ウィンドウサイズ = 0 を送信する。その後、制御回路 9 が直ちにメモリ 1 2 に読み出し動作 (RD2) を開始させる。読み出し動作では、再生動作に必要な 1 画面分の画像データのうち 1／3 の読み出しが行われる。

## 【 0 0 8 7 】

メモリ 1 2 から画像データの読み出しが行われているステップ # 2 1 8 - 3 において、外部装置 2 0 は、新たなパケットを送信する。このパケットには、ウィンドウサイズ = 0 が設定されているので画像データが含まれない。したがって、ステップ # 2 1 8 - 3 で外部装置 2 0 から送信されたパケットを撮像装置が受信しても、メモリ 1 2 に書き込み動作を行う必要がないので、撮像装置はメモリ 1 2 から画像データの読み出しを継続することができる。

## 【 0 0 8 8 】

メモリ 1 2 からの読み出し動作が終了しているステップ # 2 1 7 - 4 において、インターフェイス回路 1 3 は、ステップ # 2 1 8 - 3 で送信されたパケットに対する応答確認とともに、ウィンドウサイズ = 1 を送信する。この結果、外部装置 2 0 は、ステップ # 2 1 8 - 4 において画像データを含む新たなパケットを送信する。制御回路 9 は、インターフェイス回路 1 3 で受信されたパケットに含まれる画像データを、メモリ 1 2 へ記録する (WR3)。制御回路 9 はさらに、ステップ # 2 1 7 - 5 において、インターフェイス回路 1 3 を制御してステップ # 2 1 8 - 4 で送信されたパケットに対する応答確認とともに、ウィンドウサイズ = 0 を送信する。その後、制御回路 9 が直ちにメモリ 1 2 に最後の読み出し動作 (RD3) を開始させる。読み出し動作では、再生動作に必要な 1 画面分の画像データのうち最後の 1 / 3 の読み出しが行われる。

## 【 0 0 8 9 】

メモリ 1 2 から画像データの読み出しが行われているステップ # 2 1 8 - 5 において、外部装置 2 0 は、新たなパケットを送信する。このパケットには、ウィンドウサイズ = 0 が設定されているので画像データが含まれない。したがって、ステップ # 2 1 8 - 5 で外部装置 2 0 から送信されたパケットを撮像装置が受信しても、メモリ 1 2 に書き込み動作を行う必要がないので、撮像装置はメモリ 1 2 から画像データの読み出しを継続することができる。

## 【 0 0 9 0 】

メモリ 1 2 からの読み出し動作が終了しているステップ # 2 2 1 において、インターフェイス回路 1 3 は、ステップ # 2 1 8 - 5 で送信されたパケットに対する応答確認とともに、ウィンドウサイズ = 1 を送信する。この結果、外部装置 2 0 は、ステップ # 2 2 2 において画像データを含む新たなパケットを送信することができる。

## 【 0 0 9 1 】

2 - 2. 外部アクセスによるデータ読み出し中に、内部アクセスによるデータ書き込みを行う場合

図 9 は、メモリ 1 2 に対する読み出し制御および書き込み制御を説明するタイ

ムチャートである。図 9 (a) は、メモリ 1 2 から読み出される画像データを表す。図 9 (b) は、記録スイッチ 1 5 による操作信号を表す。図 9 (c) は、メモリ 1 2 に入力される書き込み制御信号を表す。図 9 (d) は、メモリ 1 2 に入力される読み出し制御信号を表す。図 9 (e) は、メモリ 1 2 の入出力ポート上のデータを表す。

## 【 0 0 9 2 】

図 9 において、タイミング O 3 の時点で外部アクセスによってメモリ 1 2 からのデータ読み出しが開始される。もし、データ読み出しの途中で記録スイッチ 1 5 が操作されない場合は、タイミング X 3 の時点でデータの読み出しが終了する。図 9 (a) において実線で記された波形は、記録スイッチ 1 5 が操作されない場合の波形である。図 9 (b) において、タイミング Y 2 1 の時点で記録スイッチ 1 5 が操作されると、制御回路 9 は、メモリ 1 2 からのデータ読み出しを中断させる。図 9 (d) において、読み出し制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、タイミング O 3 の時点で読み出し制御信号をアクティブにしてメモリ 1 2 に読み出し動作を開始させる。タイミング Y 2 1 の時点で記録スイッチ 1 5 からの操作信号が入力されると、制御回路 9 は、読み出し制御信号を非アクティブにしてメモリ 1 2 に読み出し動作を中断させる。

## 【 0 0 9 3 】

図 9 (c) において、書き込み制御信号は、ローレベルのときアクティブ、ハイレベルのとき非アクティブを表す。制御回路 9 は、送信動作時において、書き込み制御信号を非アクティブにしてメモリ 1 2 に書き込み動作をさせない。しかし、記録スイッチ 1 5 が操作されると、上述したタイミング Y 2 1 の時点で書き込み制御信号をアクティブにし、メモリ 1 2 に書き込み動作を開始させる。

## 【 0 0 9 4 】

この書き込み動作は、撮像素子 1 で撮像され、符号化／復号化回路 1 1 で圧縮処理された画像データをメモリ 1 2 に記録するために行われる。図 9 (e) において、斜線で示すデータは、メモリ 1 2 に書き込まれるデータを表す。すなわち、メモリ 1 2 の入出力ポートにおいて、タイミング O 3 の時点からタイミング Y 2



1の時点までメモリ12からの読み出しデータが存在し、タイミングY21の時点以降は後述するタイミングP21の時点までメモリ12への書き込みデータが存在する。

【0095】

符号化／復号化回路11から出力される画像データを記憶するためのデータ書き込みが終了すると、制御回路9は、タイミングP21の時点で書き込み制御信号を非アクティブにするとともに、読み出し制御信号をアクティブにする。メモリ12は、タイミングY21の時点から中断されていたデータの読み出し動作を再開する。第二の実施の形態では、メモリ12にデータを書き込むとき、1画面分の画像データを1／3ずつ3回に分けて書き込む。すなわち、タイミングY21の時点からタイミングP21の時点まで、タイミングY22の時点からタイミングP22の時点まで、およびタイミングY23の時点からタイミングP23の時点までの3回に分けて書き込み動作が行われる。上記の各書き込み動作の間は、それぞれ読み出し動作が行われる。制御回路9は、外部アクセスによるデータの読み出しが終了すると、タイミングX3'の時点で読み出し制御信号を非アクティブにする。図9(a)において、破線で示される波形は、メモリ12からの3分割されたデータ読み出し波形である。タイミングX3の時点からタイミングX3'の時点までの時間は、データ読み出し途中に3回に分けて行われる書き込み動作の合計時間に相当する。

【0096】

上述したメモリ12に対する読み出し制御および書き込み制御と、外部インターフェイス回路13と外部装置20との間で行われるデータ伝送との関係について説明する。図10～図12は、TCPに基づいて行われるパケットデータ通信の概要を説明する図である。図10～図12において、左側が外部装置20を表し、右側が第二の実施の形態による撮像装置を表す。また、縦方向が時間を表し、時間が経過するにつれて各図の下方に進む。図中の#が付された矢印は、外部装置20と撮像装置間のデータの流れを表す。図10～図12は、わかりやすく説明するために主要部分を抽出して表したもので、実際のデータの流れを全て表したのではない。

## 【 0 0 9 7 】

読み出し動作中のメモリ 1 2 に対し、図 9 のタイミング Y 2 1 の時点で読み出し動作を中断し、3 回に分けて書き込み動作を行わせるために、以下の 4 つの方法がある。

## 【 0 0 9 8 】

2 - 2 - 1. 書き込み動作が終了してから新たなパケットを送信する方法

図 1 0 のステップ # 3 0 1 において、外部装置 2 0 は、撮像装置に対して回線の接続要求を送る。ステップ # 3 0 2 において、撮像装置のインターフェイス回路 1 3 は、回線接続に対する応答と外部装置 2 0 に対する回線の接続要求を送る。ステップ # 3 0 3 において、外部装置 2 0 は、回線接続に対する応答を送る。ステップ # 3 0 1 ~ ステップ # 3 0 3 において、外部装置 2 0 と撮像装置との間の回線が確立される。なお、上述した回線接続要求は、送受されるデータに付加されているシーケンス番号の確認の意味を有する。シーケンス番号は、データ通信の信頼性確保のために付加される。

## 【 0 0 9 9 】

ステップ # 3 0 4 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 3 0 5 - 1 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。インターフェイス回路 1 3 は、メモリ 1 2 から読み出された画像データを伝送用のフォーマットに変換し、パケットとして送信する。1 画面を構成する画像データは複数に分割され、分割された画像データがそれぞれ含められた複数のパケットが 1 つずつインターフェイス回路 1 3 から送信される。

## 【 0 1 0 0 】

外部装置 2 0 は、ステップ # 3 0 5 - 1 で送信されたパケットを受信すると、受信したパケットを画像データに変換し、変換した画像データに対して所定の処理を行う。ステップ # 3 0 6 - 1 において、外部装置 2 0 は、応答確認と次の画像データの送信要求とを含むパケットをインターフェイス回路 1 3 へ送信する。インターフェイス回路 1 3 は、外部装置 2 0 から送信された応答確認および画像

データ要求を受信すると、画像データを含む次のパケットを送信する。

【0101】

制御回路9が外部装置20へ送信する画像データをメモリ12から読み出している(RD1)途中において、上述した記録スイッチ15が操作されると(矢印B4)、制御回路9は、メモリ12から読み出し途中の画像データの読み出しが終了するのを待つ。制御回路9は、画像データの読み出しが終了すると直ちに、外部装置20に対して新たなパケットを送信しないようにインターフェイス回路13を制御する。

【0102】

制御回路9は、この間に、メモリ12に書き込み動作(WR1)を開始させる。メモリ12の書き込み動作は、上述した符号化／復号化回路11から出力される圧縮処理後の画像データを記録するために行われる。メモリ12に対する1画面分の画像データのうち1／3のデータの書き込みが終了すると、制御回路9は、ステップ#306-1で外部装置20から送信された送信要求に対するパケットを送信するように、インターフェイス回路13を制御する。

【0103】

制御回路9は、メモリ12から画像データを読み出し(RD2)、読み出した画像データをインターフェイス回路13へ送る。ステップ#305-2において、インターフェイス回路13は、画像データを含む次のパケットを送信する。制御回路9は、画像データの読み出しが終了すると直ちに、外部装置20に対して新たなパケットを送信しないようにインターフェイス回路13を制御する。

【0104】

制御回路9は、メモリ12から読み出し動作が終了すると、直ちにメモリ12に書き込み動作(WR2)を開始させる。メモリ12の書き込み動作は、上述した符号化／復号化回路11から出力される圧縮処理後の画像データを記録するために行われる。メモリ12に対する1画面分の画像データのうち1／3のデータの書き込みが終了すると、制御回路9は、ステップ#306-2で外部装置20から送信された送信要求に対するパケットを送信するように、インターフェイス回路13を制御する。

## 【 0 1 0 5 】

制御回路 9 は、メモリ 1 2 から画像データを読み出し (RD3)、読み出した画像データをインターフェイス回路 1 3 へ送る。ステップ # 3 0 5 - 3 において、インターフェイス回路 1 3 は、画像データを含む次のパケットを送信する。制御回路 9 は、画像データの読み出しが終了すると直ちに、外部装置 2 0 に対して新たなパケットを送信しないようにインターフェイス回路 1 3 を制御する。

## 【 0 1 0 6 】

制御回路 9 は、メモリ 1 2 から読み出し動作が終了すると、直ちにメモリ 1 2 に最後の書き込み動作 (WR3) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化／復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。メモリ 1 2 に対する 1 画面分の最後の 1 / 3 の画像データの書き込みが終了すると、制御回路 9 は、ステップ # 3 0 6 - 3 で外部装置 2 0 から送信された送信要求に対するパケットを送信するように、インターフェイス回路 1 3 を制御する。

## 【 0 1 0 7 】

2 - 2 - 2 . 時間 T<sub>z</sub>を設定する方法

ステップ # 3 0 9 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 3 1 0 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。制御回路 9 が外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している (RD1) 途中において、上述した記録スイッチ 1 5 が操作される (矢印 B 5) 場合について説明する。制御回路 9 は、記録スイッチ 1 5 からの操作信号を受けると、メモリ 1 2 から読み出し途中の画像データの読み出し終了を待つ。

## 【 0 1 0 8 】

制御回路 9 は、画像データの読み出しが終了すると直ちに、メモリ 1 2 に書き込み動作 (WR1) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化／復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われ

る。書き込み動作は、メモリ 1 2 に対する 1 画面分の画像データのうち 1 / 3 のデータについて行われる。メモリ 1 2 が上述した書き込み動作を開始すると、インターフェイス回路 1 3 は、ステップ # 3 1 1 において、パケットに対する応答確認を時間  $T_z$  が経過してから送信するように外部装置 2 0 に要求する。時間  $T_z$  は、メモリ 1 2 に 1 画面分の画像データの 1 / 3 を記録する時間より長く設定される。

## 【 0 1 0 9 】

この結果、外部装置 2 0 は、インターフェイス回路 1 3 から送信された要求を受信してから時間  $T_z$  が経過後のステップ # 3 1 2 において、応答確認を送信する。ステップ # 3 1 2 で送信されたパケットが撮像装置で受信される時点では、メモリ 1 2 に画像データを記録する処理が終了している。制御回路 9 は、メモリ 1 2 から画像データを読み出し (RD2)、読み出した画像データをインターフェイス回路 1 3 へ送る。ステップ # 3 1 3 において、インターフェイス回路 1 3 は、画像データを含む次のパケットを送信する。制御回路 9 は、画像データの読み出し (RD2) が終了すると直ちに、メモリ 1 2 に書き込み動作 (WR2) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化 / 復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2 に対する 1 画面分の画像データのうち 1 / 3 のデータについて行われる。

## 【 0 1 1 0 】

外部装置 2 0 は、インターフェイス回路 1 3 から送信されたパケットを受信してから時間  $T_z$  が経過後のステップ # 3 1 4 において、応答確認を送信する。ステップ # 3 1 4 で送信されたパケットが撮像装置で受信される時点では、メモリ 1 2 に画像データを記録する処理が終了している。制御回路 9 は、メモリ 1 2 から画像データを読み出し (RD3)、読み出した画像データをインターフェイス回路 1 3 へ送る。ステップ # 3 1 5 において、インターフェイス回路 1 3 は、画像データを含む次のパケットを送信する。制御回路 9 は、画像データの読み出し (RD3) が終了すると直ちに、メモリ 1 2 に最後の書き込み動作 (WR3) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化 / 復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2

に対する 1 画面分の画像データのうち最後の 1 / 3 のデータについて行われる。

【 0 1 1 1 】

外部装置 2 0 は、インターフェイス回路 1 3 から送信されたパケットを受信してから時間  $T_z$  が経過後のステップ # 3 1 6 において、応答確認を送信する。

【 0 1 1 2 】

2 - 2 - 3. ウィンドウサイズを 0 にする方法

図 1 1 のステップ # 3 2 0 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 3 2 1 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。制御回路 9 が外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している (RD1) 途中において、上述した記録スイッチ 1 5 が操作される (矢印 B 6) 場合について説明する。制御回路 9 は、記録スイッチ 1 5 からの操作信号を受けると、メモリ 1 2 から読み出し途中の画像データの読み出し終了を待つ。

【 0 1 1 3 】

ステップ # 3 2 2 において、制御回路 9 は、画像データの読み出しが終了すると直ちに、メモリ 1 2 に書き込み動作 (WR1) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化 / 復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2 に対する 1 画面分の画像データのうち 1 / 3 のデータについて行われる。メモリ 1 2 が上述した書き込み動作を開始すると同時に、インターフェイス回路 1 3 は、次に送信するパケットのウィンドウサイズ = 0 を通知するパケットを外部装置 2 0 に送信する。(本実施の形態では、ウィンドウサイズの設定を送信側である撮像装置から送信可能とする。) ステップ # 3 2 3 において、外部装置 2 0 は、パケットのウィンドウサイズ = 0 をインターフェイス回路 1 3 に送信する。

【 0 1 1 4 】

メモリ 1 2 が書き込み動作を終了後のステップ # 3 2 4 において、インターフェイス回路 1 3 は、ウィンドウサイズ = 1 を通知するパケットを外部装置 2 0 に

送信する。ステップ# 3 2 5において、外部装置 2 0は、パケットのウィンドウサイズ= 1をインターフェイス回路 1 3に送信する。

【0 1 1 5】

制御回路 9は、メモリ 1 2から画像データを読み出し(RD2)、読み出した画像データをインターフェイス回路 1 3へ送る。ステップ# 3 2 6において、インターフェイス回路 1 3は、画像データを含む次のパケットを送信する。制御回路 9は、画像データの読み出し(RD2)が終了すると直ちに、メモリ 1 2に書き込み動作(WR2)を開始させる。メモリ 1 2の書き込み動作は、上述した符号化／復号化回路 1 1から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2に対する 1画面分の画像データのうち 1／3のデータについて行われる。ステップ# 3 2 7において、メモリ 1 2が上述した書き込み動作を開始すると同時に、インターフェイス回路 1 3は、次に送信するパケットのウィンドウサイズ= 0を通知するパケットを外部装置 2 0に送信する。ステップ# 3 2 8において、外部装置 2 0は、パケットのウィンドウサイズ= 0をインターフェイス回路 1 3に送信する。

【0 1 1 6】

メモリ 1 2が書き込み動作を終了後のステップ# 3 2 9において、インターフェイス回路 1 3は、ウィンドウサイズ= 1を通知するパケットを外部装置 2 0に送信する。ステップ# 3 3 0において、外部装置 2 0は、パケットのウィンドウサイズ= 1をインターフェイス回路 1 3に送信する。

【0 1 1 7】

制御回路 9は、メモリ 1 2から画像データを読み出し(RD3)、読み出した画像データをインターフェイス回路 1 3へ送る。ステップ# 3 3 1において、インターフェイス回路 1 3は、画像データを含む次のパケットを送信する。制御回路 9は、画像データの読み出し(RD3)が終了すると直ちに、メモリ 1 2に最後の書き込み動作(WR3)を開始させる。メモリ 1 2の書き込み動作は、上述した符号化／復号化回路 1 1から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2に対する 1画面分の画像データのうち最後の 1／3のデータについて行われる。ステップ# 3 3 2において、メモリ 1 2が上述

した書き込み動作を開始すると同時に、インターフェイス回路 1 3 は、次に送信するパケットのウィンドウサイズ=0 を通知するパケットを外部装置 2 0 に送信する。ステップ # 3 3 3 において、外部装置 2 0 は、パケットのウィンドウサイズ=0 をインターフェイス回路 1 3 に送信する。

## 【 0 1 1 8 】

メモリ 1 2 が書き込み動作を終了後のステップ # 3 3 4 において、インターフェイス回路 1 3 は、ウィンドウサイズ=1 を通知するパケットを外部装置 2 0 に送信する。ステップ # 3 3 5 において、外部装置 2 0 は、パケットのウィンドウサイズ=1 をインターフェイス回路 1 3 に送信する。

## 【 0 1 1 9 】

## 2-2-4. 同じパケットを送信する方法

図 1 2 のステップ # 3 3 7 において、外部装置 2 0 は、画像データを含むパケットを送信するように要求する。撮像装置のインターフェイス回路 1 3 は、受信した要求に対し、ステップ # 3 3 8 において画像データを含むパケットを送信する。このパケットに含まれる画像データは、制御回路 9 がメモリ 1 2 から逐次読み出す画像データである。制御回路 9 が外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している(RD1)途中において、上述した記録スイッチ 1 5 が操作される(矢印 B 7)場合について説明する。制御回路 9 は、記録スイッチ 1 5 からの操作信号を受けると、メモリ 1 2 から読み出し途中の画像データの読み出し終了を待つ。

## 【 0 1 2 0 】

制御回路 9 は、画像データの読み出しが終了すると直ちに、メモリ 1 2 に書き込み動作(WR1)を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化／復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2 に対する 1 画面分の画像データのうち 1 / 3 のデータについて行われる。メモリ 1 2 が上述した書き込み動作を開始すると同時に、制御回路 9 は、インターフェイス回路 1 3 を次のように制御する。すなわち、メモリ 1 2 が書き込み動作中のステップ # 3 3 9 において、外部装置 2 0 から画像データを含むパケットの送信が要求された場合に、ステップ # 3 3 8' にお



いて、インターフェイス回路 1 3 がステップ # 3 3 8 で送信したデータと同一のデータを含むパケットを送信する。インターフェイス回路 1 3 は、内部にメモリ 1 3 1 を有し、このメモリ 1 3 1 に前回送信したデータを記憶しておく。パケット送信時にメモリ 1 3 1 からデータを読み出して、前回送信時と同じデータを含むパケットを送信する。

## 【 0 1 2 1 】

T C P による通信では、同じパケットが重複して受信されると、上述したシーケンス番号をチェックすることにより重複するパケットが破棄される。したがって、外部装置 2 0 は、インターフェイス回路 1 3 から同じデータを含むパケットが繰り返し送信されても、重複するデータを破棄できるから画像データを誤りなく受けることができる。

## 【 0 1 2 2 】

外部装置 2 0 は、重複するパケットを受信後のステップ # 3 4 1 において、応答確認とともに画像データを含むパケットを送信するように要求する。制御回路 9 は、メモリ 1 2 から画像データを読み出し (RD2)、読み出した画像データをインターフェイス回路 1 3 へ送る。ステップ # 3 4 2 において、インターフェイス回路 1 3 は、画像データを含む次のパケットを送信する。制御回路 9 は、画像データの読み出し (RD2) が終了すると直ちに、メモリ 1 2 に書き込み動作 (WR2) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化／復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2 に対する 1 画面分の画像データのうち 1 / 3 のデータについて行われる。

## 【 0 1 2 3 】

メモリ 1 2 が書き込み動作中のステップ # 3 4 3 において、外部装置 2 0 から画像データを含むパケットの送信が要求された場合に、ステップ # 3 4 2' において、インターフェイス回路 1 3 がステップ # 3 4 2 で送信したデータと同一のデータを含むパケットを送信する。

## 【 0 1 2 4 】

外部装置 2 0 は、重複するパケットを受信後のステップ # 3 4 5 において、応

答確認とともに画像データを含むパケットを送信するように要求する。制御回路 9 は、メモリ 1 2 から画像データを読み出し (RD3)、読み出した画像データをインターフェイス回路 1 3 へ送る。ステップ # 3 4 6 において、インターフェイス回路 1 3 は、画像データを含む次のパケットを送信する。制御回路 9 は、画像データの読み出し (RD3) が終了すると直ちに、メモリ 1 2 に書き込み動作 (WR3) を開始させる。メモリ 1 2 の書き込み動作は、上述した符号化／復号化回路 1 1 から出力される圧縮処理後の画像データを記録するために行われる。書き込み動作は、メモリ 1 2 に対する 1 画面分の画像データのうち最後の 1 / 3 のデータについて行われる。

## 【 0 1 2 5 】

メモリ 1 2 が書き込み動作中のステップ # 3 4 7 において、外部装置 2 0 から画像データを含むパケットの送信が要求された場合に、ステップ # 3 4 6' において、インターフェイス回路 1 3 がステップ # 3 4 6 で送信したデータと同一のデータを含むパケットを送信する。

## 【 0 1 2 6 】

外部装置 2 0 は、重複するパケットを受信後のステップ # 3 4 9 において、応答確認とともに画像データを含むパケットを送信するように要求する。制御回路 9 は、メモリ 1 2 から新たな画像データを読み出し、読み出した画像データをインターフェイス回路 1 3 へ送る。ステップ # 3 5 0 において、インターフェイス回路 1 3 は、画像データを含む次のパケットを送信する。

## 【 0 1 2 7 】

以上説明した第二の実施の形態によれば、次の作用効果が得られる。

(1) 制御回路 9 は、外部装置 2 0 から送信される画像データをメモリ 1 2 へ書き込んでいる途中で再生スイッチ 1 7 が操作されると、メモリ 1 2 から画像データの書き込みを中断し、再生動作のためにメモリ 1 2 から画像データを 1 / 3 ずつ 3 回に分けて読み出すようにした。画像データの読み出しが終了すると、再び外部装置 2 0 から送信される画像データをメモリ 1 2 へ書き込む。メモリ 1 2 からの画像データの読み出しを複数回に分けると、1 回当たりの読み出し時間を短くできる。この結果、メモリ 1 2 から画像データを読み出し中に外部装置 2 0 か

ら画像データが再送される可能性が低くなるので、通信媒体 1 9 の伝送効率の低下を抑えることができる。

(2) メモリ 1 2 から再生動作に必要な 1 画面分の  $1/3$  の画像データの読み出しが終了した後のステップ # 2 0 7 - 1, # 2 0 7 - 2 および # 2 0 7 - 3 (図 7) まで、インターフェイス回路 1 3 から外部装置 2 0 に応答確認を送信しないようにした。この結果、制御回路 9 がメモリ 1 2 からデータを読み出し中に、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

(3) 外部装置 2 0 に対して時間  $T_y$  を送信することにより、メモリ 1 2 から再生動作に必要な 1 画面分の  $1/3$  の画像データの読み出しが終了した後のステップ # 2 1 0 - 1, # 2 1 0 - 2 および # 2 1 0 - 3 (図 7) において、外部装置 2 0 からインターフェイス回路 1 3 へ画像データを送信させるようにした。この結果、制御回路 9 がメモリ 1 2 からデータを読み出し中に、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

(4) 外部装置 2 0 に対してウィンドウサイズ = 0 を送信することにより、メモリ 1 2 から再生動作に必要な 1 画面分の  $1/3$  の画像データの読み出しが終了した後のステップ # 2 1 8 - 2, # 2 1 8 - 4 および # 2 2 2 (図 8) まで、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないようにした。この結果、制御回路 9 がメモリ 1 2 からデータを読み出し中に、外部装置 2 0 からメモリ 1 2 へ書き込み用の画像データが送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

#### 【 0 1 2 8 】

(5) 制御回路 9 は、外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出している途中で記録スイッチ 1 5 が操作されると、メモリ 1 2 から画像データの読み出しを中断し、記録動作のためにメモリ 1 2 へ画像データを  $1/3$  ずつ 3 回に分けて書き込むようにした。画像データの書き込みが終了すると、再び外部装置 2 0 へ送信する画像データをメモリ 1 2 から読み出す。メモリ 1 2 へ画像データを複数回に分けて書き込むと、1 回当たりの書き込み時間を短くできる。こ

の結果、メモリ 1 2 に画像データを書き込み中に外部装置 2 0 から画像データの読み出しが要求される可能性が低くなるので、通信媒体 1 9 の伝送効率の低下を抑えることができる。

(6) 記録動作に必要な 1 画面分の  $1/3$  の画像データをメモリ 1 2 へ書き込み終了した後のステップ # 3 0 5 - 2, # 3 0 5 - 3 (図 1 0) まで、インターフェイス回路 1 3 から外部装置 2 0 に次の画像データを送信させないようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 からメモリ 1 2 に対するデータ読み出し要求が送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

(7) 外部装置 2 0 に対して時間  $T_z$  を送信することにより、メモリ 1 2 へ記録動作に必要な 1 画面分の  $1/3$  の画像データの書き込みが終了した後のステップ # 3 1 2, # 3 1 4 および # 3 1 6 (図 1 0) において、外部装置 2 0 から画像データの読み出し要求を送信させるようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 からメモリ 1 2 に対するデータ読み出し要求が送信されないので、メモリ 1 2 に対するアクセスの競合を防止できる。

(8) 外部装置 2 0 に対してウィンドウサイズ = 0 を送信することにより、メモリ 1 2 へ記録動作に必要な 1 画面分の  $1/3$  の画像データの書き込みが終了した後のステップ # 3 2 6, # 3 3 1 (図 1 1) まで、外部装置 2 0 へ送信するパケットに画像データを含めないようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 へ送信するための画像データをメモリ 1 2 から読み出さなくてよいので、メモリ 1 2 に対するアクセスの競合を防止できる。

(9) インターフェイス回路 1 3 を制御することにより、メモリ 1 2 へ記録動作に必要な 1 画面分の  $1/3$  の画像データの書き込みが終了した後のステップ # 3 4 2, # 3 4 6 および # 3 5 0 (図 1 2) まで、外部装置 2 0 に対して前回と同一の画像データを送信するようにした。この結果、制御回路 9 がメモリ 1 2 へデータを書き込み中に、外部装置 2 0 へ送信するための画像データをメモリ 1 2 から読み出さなくてよいので、メモリ 1 2 に対するアクセスの競合を防止できる。

【 0 1 2 9 】

以上説明した第二の実施の形態において、制御回路 9 が再生動作のために画像

データを3回に分けてメモリ12から読み出すようにした。また、制御回路9が記録動作のために画像データを3回に分けてメモリ12に書き込むようにした。データの読み出しおよび書き込みを複数回に分ける分割数は、上述した3回に限定しなくてもよい。

#### 【0130】

以上の説明では、インターフェイス回路13に設けられているメモリ131に前回送信したパケット(画像データ)を記憶し、同一の画像データを繰り返し送信するようにした(#131'、#338'、#342'、#346')。前回送信したパケット(画像データ)を記憶するメモリは、制御回路9内に設けるようにしてもよい。

#### 【0131】

上述した説明では、1. 外部アクセスによるデータ書き込み中に、内部アクセスによるデータ読み出しを行う場合と、2. 外部アクセスによるデータ読み出し中に、内部アクセスによるデータ書き込みを行う場合とについて説明した。上述した他に、3. 外部アクセスによるデータ書き込み中に、内部アクセスによるデータ書き込みを行う場合と、4. 外部アクセスによるデータ読み出し中に、内部アクセスによるデータ読み出しを行う場合についても、本発明を適用することができる。この場合には、外部アクセスおよび内部アクセスともにデータ書き込みを行う場合は、それぞれのアクセス時に書き込み制御信号がアクティブにされ、それぞれのアクセス時に読み出し制御信号が非アクティブにされる。一方、外部アクセスおよび内部アクセスともにデータ読み出しを行う場合は、それぞれのアクセス時に読み出し制御信号がアクティブにされ、それぞれのアクセス時に書き込み制御信号が非アクティブにされる。つまり、外部アクセスと内部アクセスとによって、同じ制御信号が同時にアクティブにされないことがない。

#### 【0132】

上述したメモリ5とメモリ12とを同一のメモリで構成するようにしてもよい。また、メモリ5およびメモリ12の少なくとも一方をCFカードなどの着脱可能な記憶媒体で構成するようにしてもよい。

#### 【0133】

符号化／復号化回路 1 1 は、必ずしも撮像装置に備えられなくてもよい。また、制御回路 9 が符号化／復号化回路 1 1 を制御することによって、メモリ 5 から読み出された画像データに対し、データ圧縮処理を施さずに非圧縮の画像データをメモリ 1 2 に書き込むようにしてもよい。

## 【 0 1 3 4 】

上述した説明では、記録スイッチ 1 5 が操作されることによって行われる記録動作、および再生スイッチ 1 7 が操作されることによって行われる再生動作において、それぞれ 1 画面分の画像データを記録および再生するように説明した。1 画面分の画像データだけでなく、複数画面分の画像データを記録、再生するようにしてもよい。この場合には、メモリ 5 およびメモリ 1 2 の記憶容量として複数画面分の画像データを記憶できる容量を備えるようにする。

## 【 0 1 3 5 】

通信媒体 1 9 は、パケット通信が行われるものであれば、有線接続と無線接続とにかかわらず、本発明を適用することができる。

## 【 0 1 3 6 】

以上説明した実施の形態では、撮像装置について説明したが、上述した撮像装置の制御処理（外部アクセスによるメモリ 1 2 への書き込みおよび読み出し制御処理、内部アクセスによるメモリ 1 2 への書き込みおよび読み出し制御処理）をソフトウェアの形態で CD-ROM や フロッピーディスクなどの記憶媒体にプログラムとして格納してもよい。この制御処理プログラムをパソコンなどで読込んだ上で、電子カメラにより記録された画像データと、外部装置から送信された画像データとをパソコンに取込んで、画像データをメモリに記録または再生する際に使用することができる。

## 【 0 1 3 7 】

上述した制御処理プログラムが格納された記憶媒体からプログラムをパソコンで読込む代わりに、インターネットなどの伝送媒体を利用して上述した制御処理プログラムを伝送してもよい。この場合には、伝送されたプログラムをパソコンで読込んだ上で、上述のような画像データの記録または再生処理を行う。

## 【 0 1 3 8 】

特許請求の範囲における各構成要素と、発明の実施の形態における各構成要素との対応について説明すると、画像データが画像情報に、撮像素子 1 が撮像手段に、メモリ 1 2 が記憶手段に、記録スイッチ 1 5 および再生スイッチ 1 7 がスイッチに、インターフェイス回路 1 3 がインターフェイスに、制御回路 9 が制御手段に、表示用メモリ 2 2 が表示用記憶手段に、ステップ # 7 で送信される応答確認が内部アクセス終了情報に、ステップ # 8 で送信される時間 T およびステップ # 1 0 9 - 2 で送信される時間 T x がアクセス再開時間情報に、ステップ # 1 0 4 - 2 のパケット送信が外部アクセスの再開に、メモリ 1 3 1 がバッファに、それぞれ対応する。

## 【 0 1 3 9 】

## 【発明の効果】

以上詳細に説明したように本発明によれば、次のような効果を奏する。

(1) 請求項 1 ～ 1 3 に記載の発明では、撮像装置の記憶手段を外部装置から外部アクセスしているとき、使用者のスイッチ操作により外部アクセスを中断して上記記憶手段を内部アクセスするようにした。この結果、従来の技術による撮像装置と異なり、たとえば、外部装置から画像データが連続して送信される場合でも、外部装置からの送信を中断して内部アクセスを行うことができる。使用者のスイッチ操作による内部アクセスを優先して行うので、撮像装置の操作性が向上する。

(2) とくに、請求項 2 に記載の発明では、撮像手段で撮像された画像情報を内部アクセスによって記憶手段に記憶させることができる。

(3) とくに、請求項 3 に記載の発明では、記憶手段に記憶されている画像情報を内部アクセスによって表示装置に出力することができる。

(4) とくに、請求項 4 に記載の発明では、外部装置から受信した画像情報を外部アクセスによって記憶手段に記憶させることができる。

(5) とくに、請求項 5 に記載の発明では、記憶手段に記憶されている画像情報を外部アクセスによって外部装置に送出することができる。

(6) 請求項 6 に記載の発明では、内部アクセス中に外部アクセスを禁止するようにしたから、記憶手段に対する内部アクセスおよび外部アクセスの競合を避け

ることができる。

(7) 請求項 7 に記載の発明では、内部アクセスと外部アクセスとを交互に実行するようにしたから、記憶手段に対する内部アクセスおよび外部アクセスの競合を避けることができる。

(8) 請求項 8 に記載の発明では、撮像装置が内部アクセス終了情報を外部装置へ出力するようにしたので、中断した外部アクセスを再開することができる。

(9) 請求項 9, 11 に記載の発明では、撮像装置がアクセス再開時間情報を外部装置へ出力するようにしたので、中断した外部アクセスを再開することができる。

(10) 請求項 12 に記載の発明では、外部アクセスの中断時に外部装置から画像情報転送要求が送られると、撮像装置がバッファに記憶されている画像情報の 1 部分を出力するようにした。この結果、画像情報転送要求に応じて画像情報を記憶手段から読み出さなくてよいから、記憶手段に対する内部アクセスおよび外部アクセスの競合を避けることができる。

#### 【図面の簡単な説明】

##### 【図 1】

本発明の実施の形態による撮像装置の概要を表すブロック図である。

##### 【図 2】

(a) はメモリに書き込まれる画像データ、(b) は再生スイッチによる操作信号、(c) はメモリに入力される書き込み制御信号、(d) はメモリに入力される読み出し制御信号、(e) はメモリの入出力ポート上のデータを表す図である。

##### 【図 3】

TCP に基づいて行われるパケットデータ通信の概要を説明する図である。

##### 【図 4】

(a) はメモリから読み出される画像データ、(b) は記録スイッチによる操作信号、(c) はメモリに入力される書き込み制御信号、(d) はメモリに入力される読み出し制御信号、(e) はメモリの入出力ポート上のデータを表す図である。

##### 【図 5】

TCP に基づいて行われるパケットデータ通信の概要を説明する図である。



【図 6】

(a)はメモリに書き込まれる画像データ、(b)は再生スイッチによる操作信号、(c)はメモリに入力される書き込み制御信号、(d)はメモリに入力される読み出し制御信号、(e)はメモリの入出力ポート上のデータを表す図である。

【図 7】

T C Pに基づいて行われるパケットデータ通信の概要を説明する図である。

【図 8】

T C Pに基づいて行われるパケットデータ通信の概要を説明する図である。

【図 9】

(a)はメモリに書き込まれる画像データ、(b)は再生スイッチによる操作信号、(c)はメモリに入力される書き込み制御信号、(d)はメモリに入力される読み出し制御信号、(e)はメモリの入出力ポート上のデータを表す図である。

【図 1 0】

T C Pに基づいて行われるパケットデータ通信の概要を説明する図である。

【図 1 1】

T C Pに基づいて行われるパケットデータ通信の概要を説明する図である。

【図 1 2】

T C Pに基づいて行われるパケットデータ通信の概要を説明する図である。

【符号の説明】

- |                    |                         |
|--------------------|-------------------------|
| 1 … 撮像素子、          | 2 … レンズ、                |
| 3 … 処理部、           | 4 … A / D 変換回路、         |
| 5 , 1 2 … メモリ、     | 6 … プロセス回路、             |
| 7 … D / A 変換回路、    | 8 , 1 4 … 端子、           |
| 9 … 制御回路、          | 1 0 … フリーズ / スルー切換えスイッチ |
| 1 1 … 符号化 / 復号化回路、 | 1 3 … 外部インターフェイス回路、     |
| 1 5 … 記録スイッチ、      | 1 7 … 再生スイッチ、           |
| 1 9 … 通信媒体、        | 2 0 … 外部装置、             |
| 2 1 … スイッチ、        | 2 2 … 表示用メモリ、           |

特 2 0 0 0 - 1 7 1 6 8 9

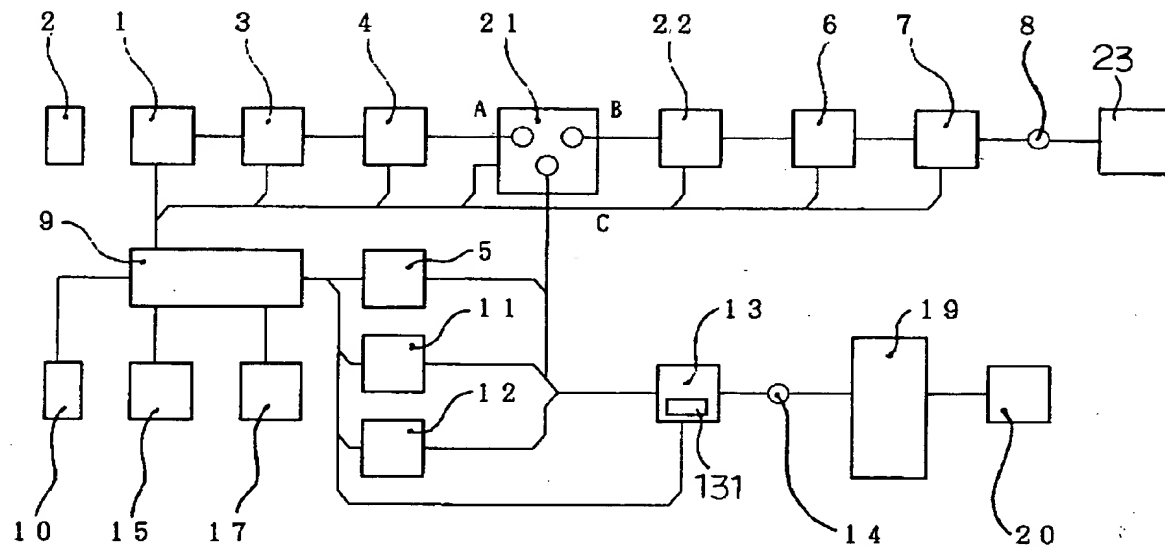
2 3 … 表示装置、

1 3 1 … メモリ

【書類名】 図面

【図 1】

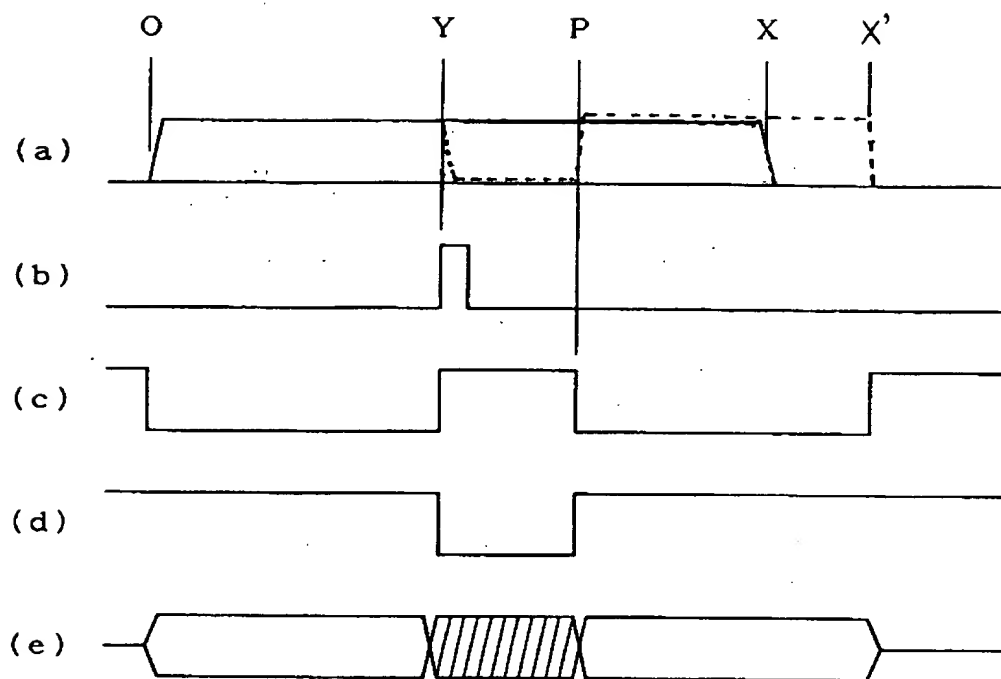
【図 1】



1:撮像素子 2:レンズ 3:処理部 4:A/D 5:メモリ 6:プロセス回路  
 7:D/A 8:端子 9:制御回路 10:フリーズ/スロー 切換スイッチ  
 11:符号化/復号化回路 12:メモリ 13:外部インターフェイス回路  
 14:端子 15:記録スイッチ 17:再生スイッチ 19:通信媒体  
 20:外部装置 21:スイッチ 22:表示用メモリ 23:表示装置 131:メモリ

【図 2】

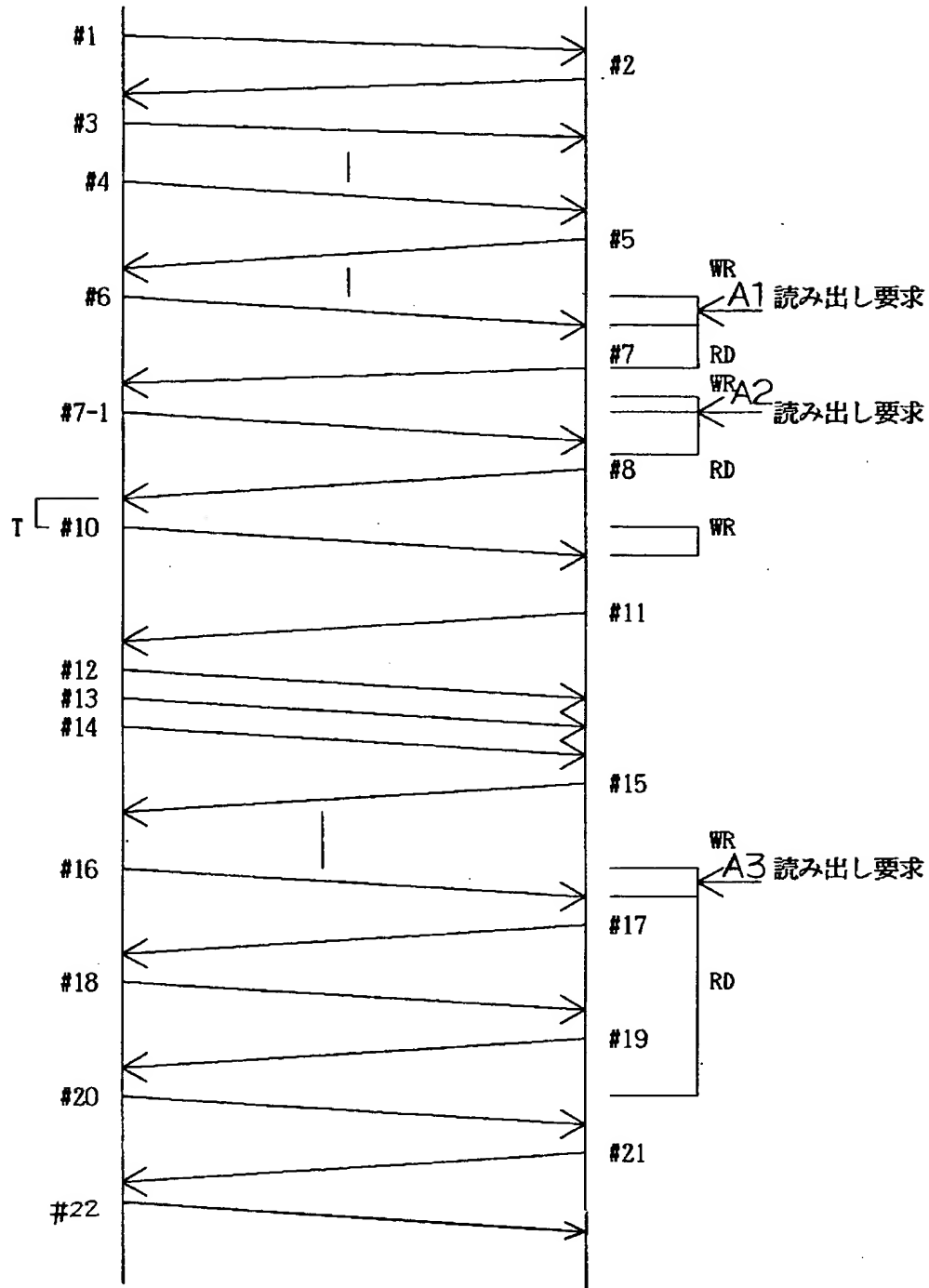
【図 2】



【図 3】

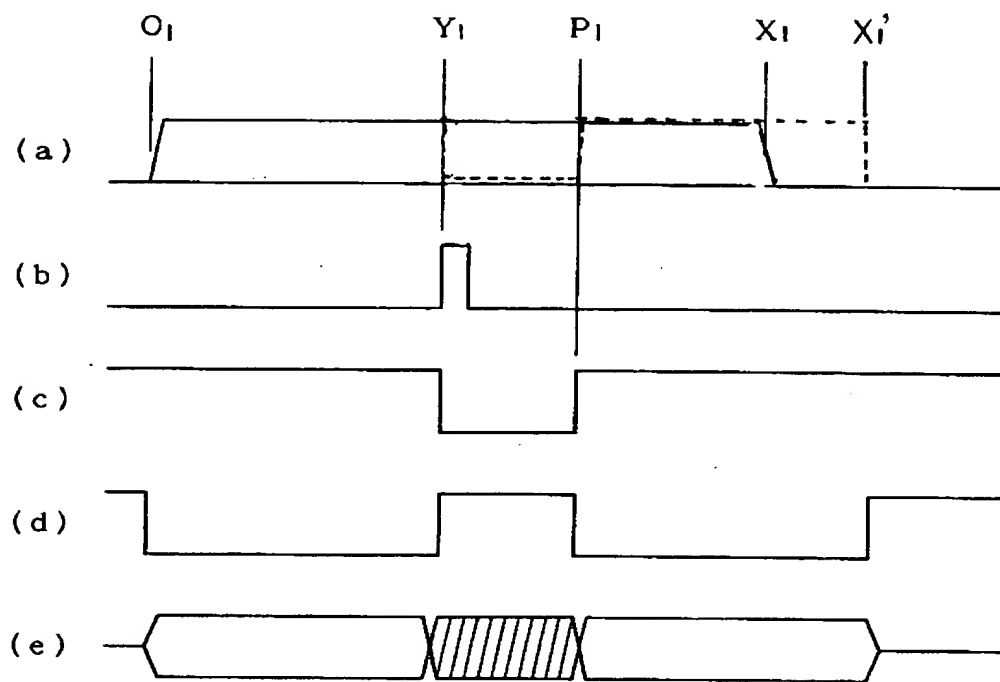
【図 3】 外部装置 2 0

撮像装置



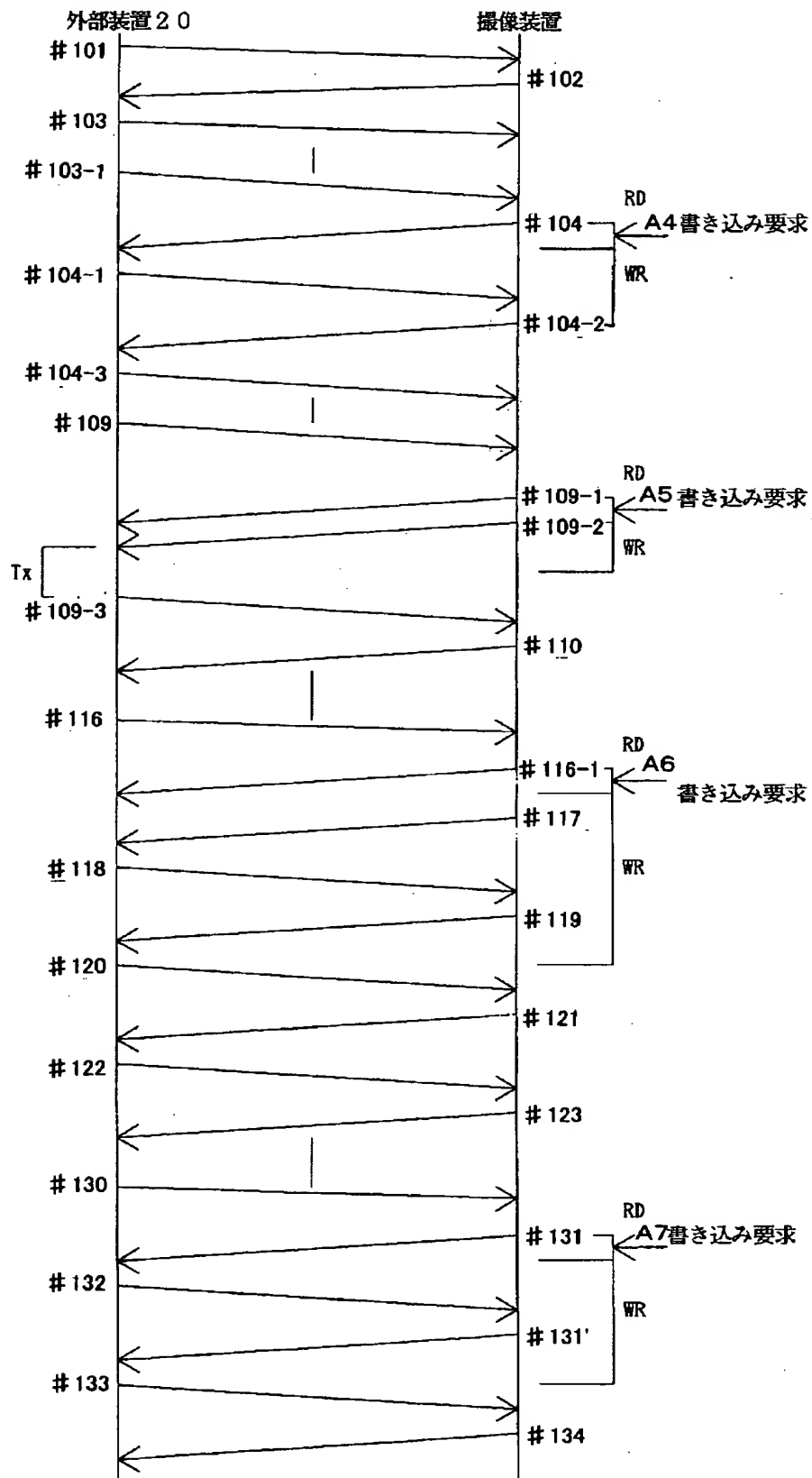
【図4】

【図 4】



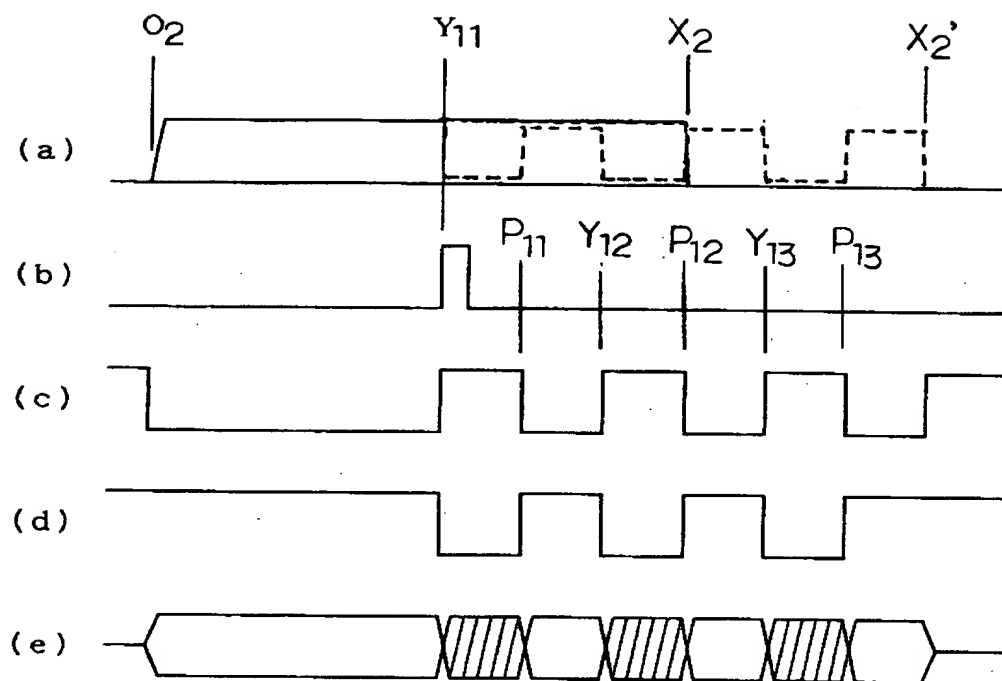
【図 5】

【図 5】



【図 6】

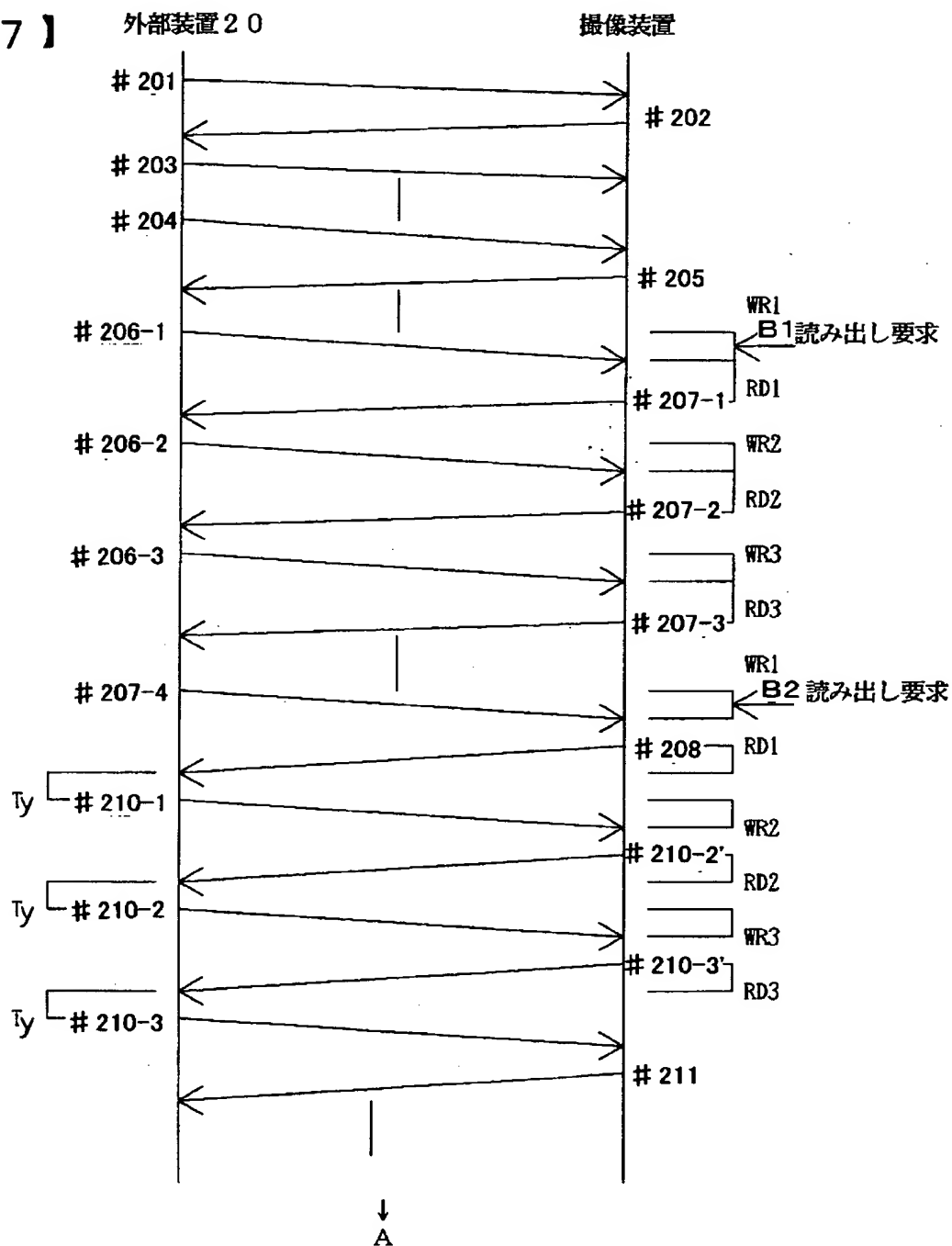
【図 6】



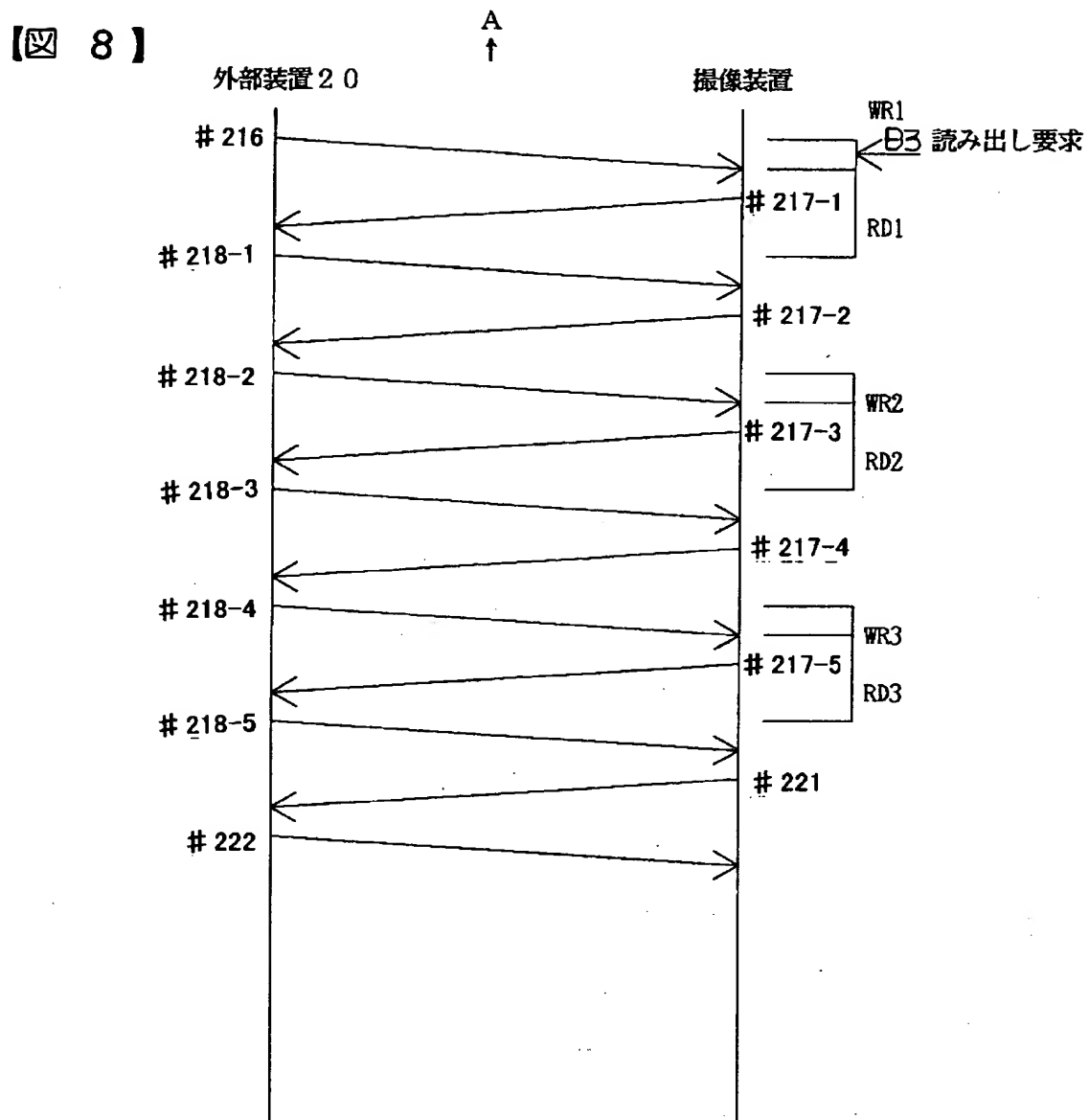


【図 7】

【図 7】

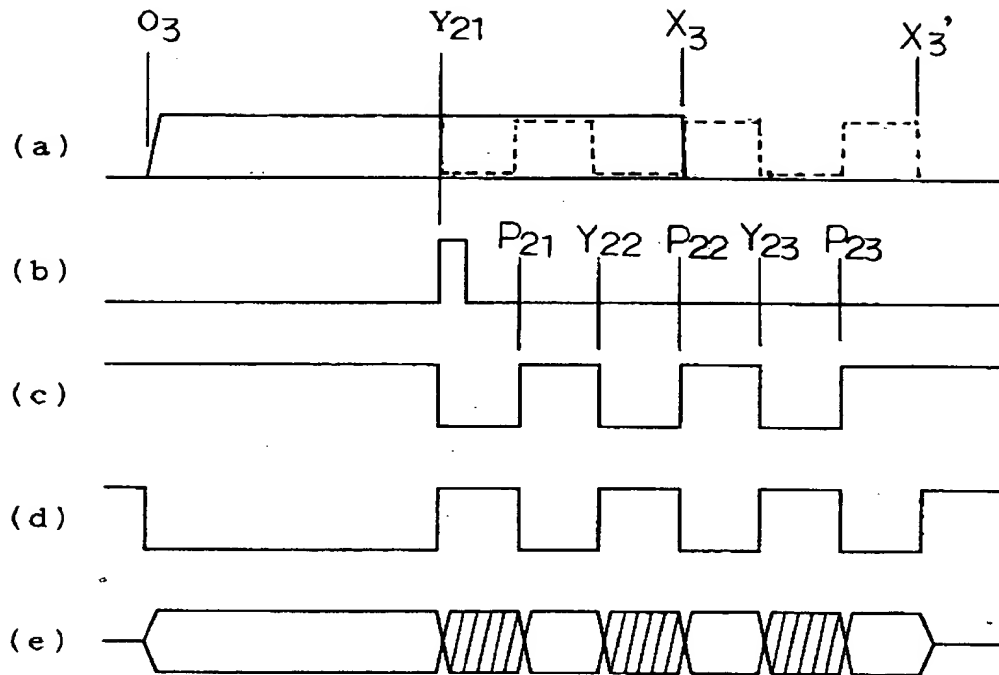


【図 8】



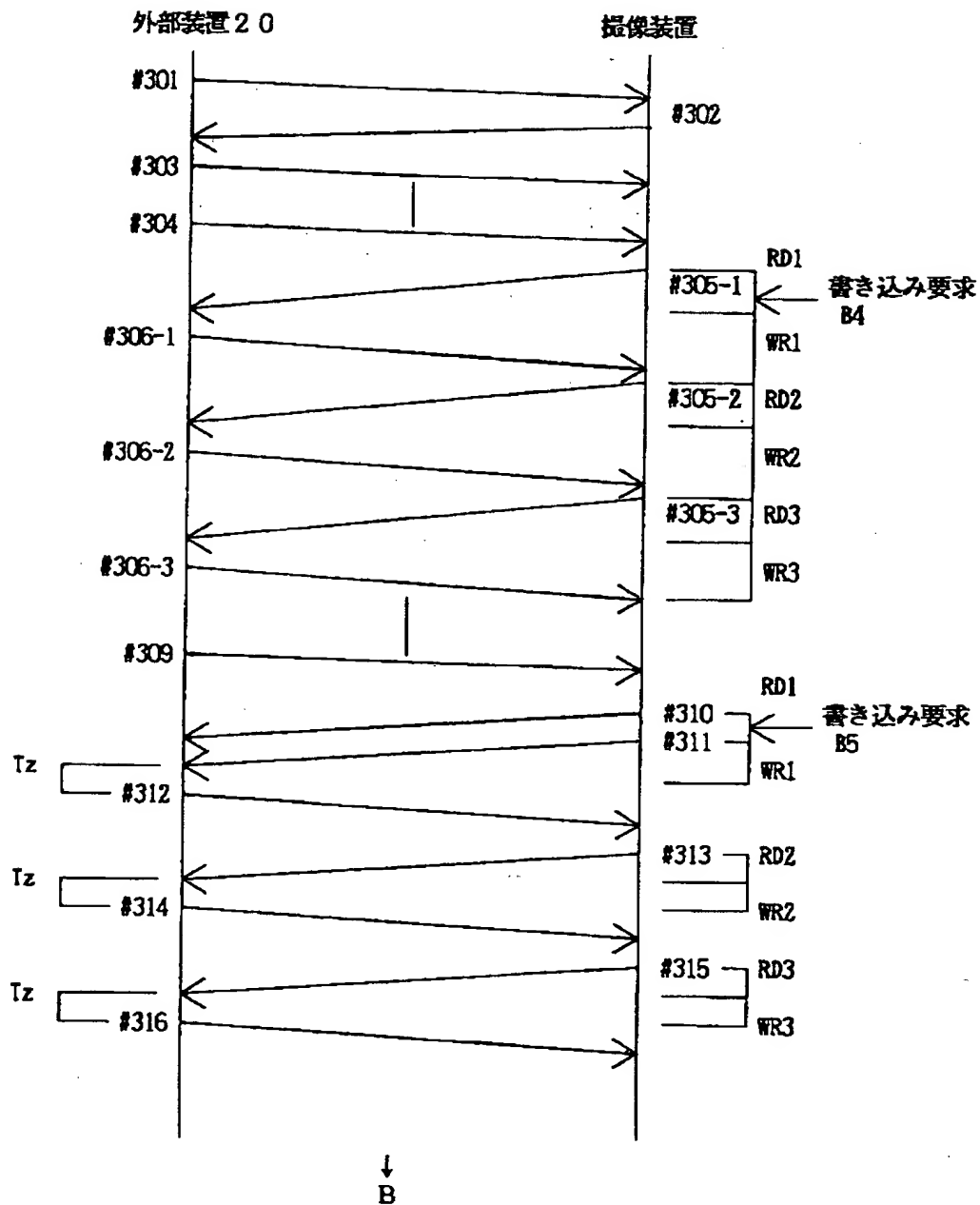
【図 9】

【図 9】



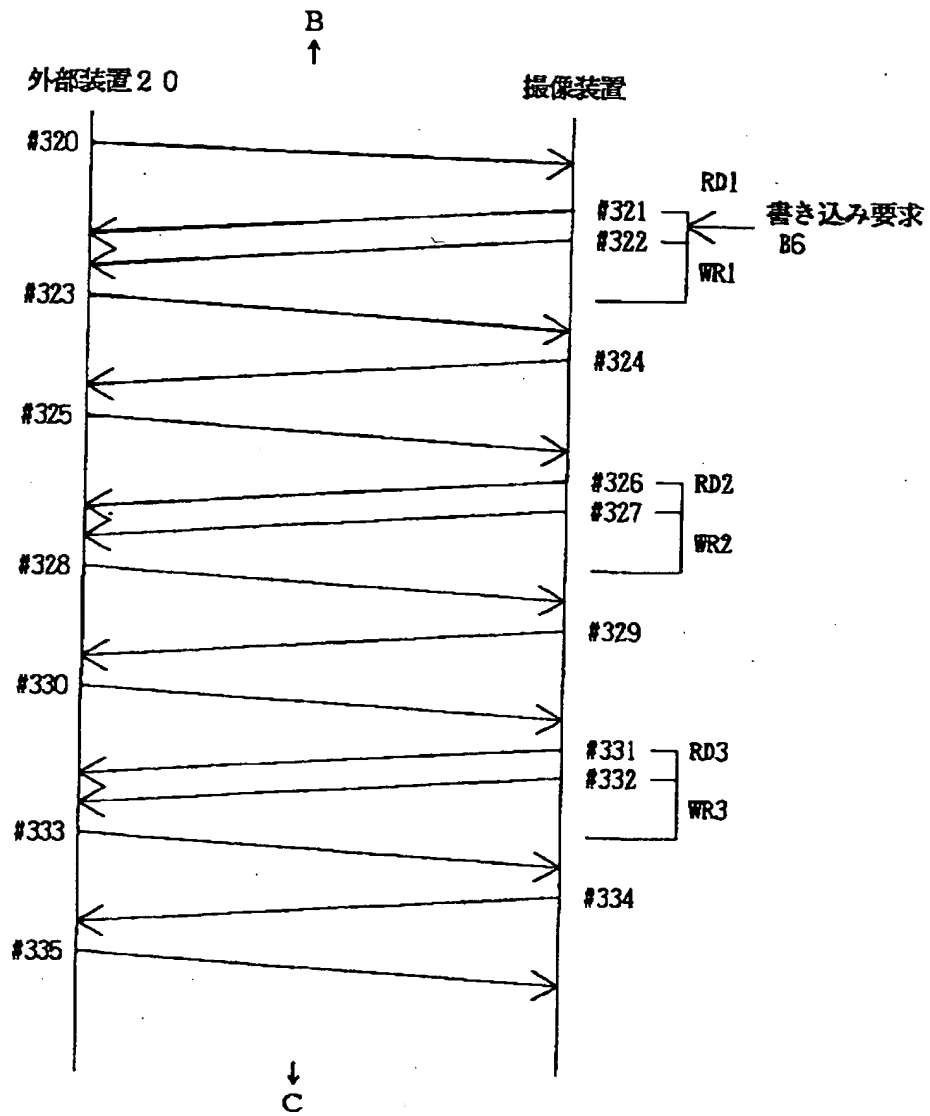
【図 1 0】

【図 10】



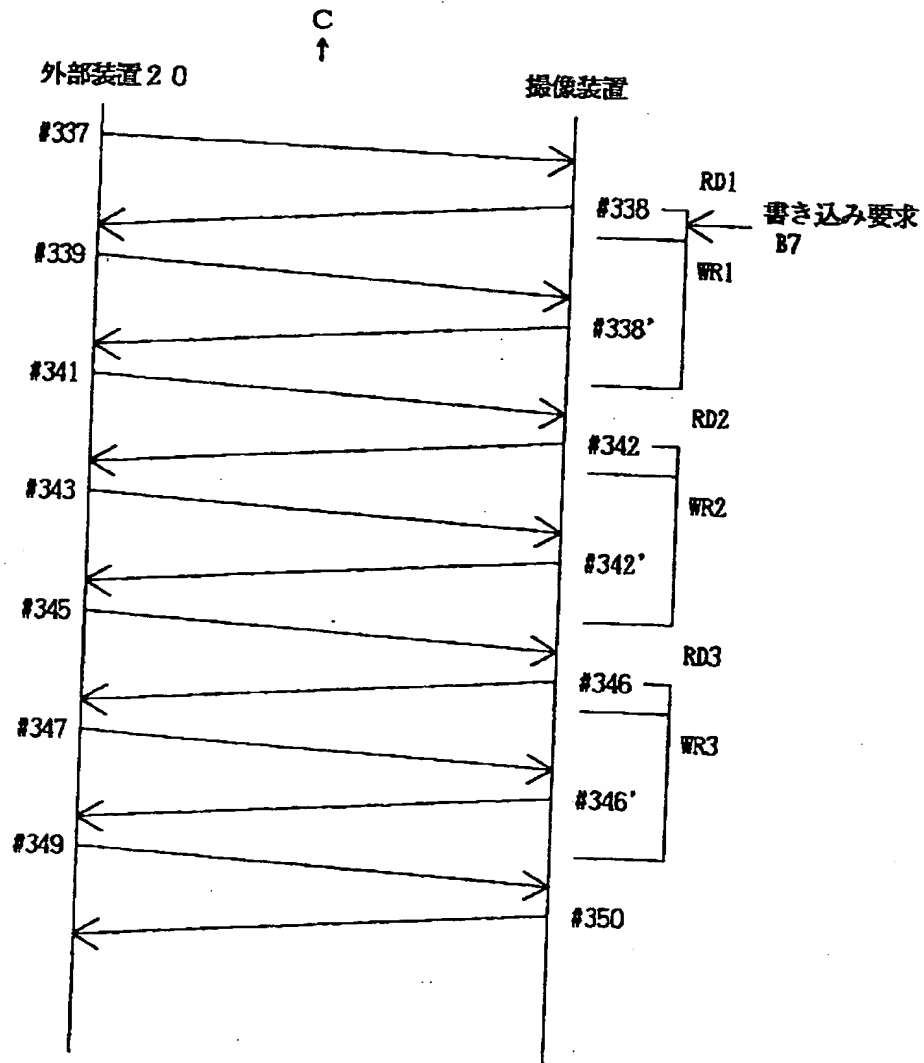
【図 1 1】

【図 1 1】



【図 12】

【図 12】



【書類名】 要約書

【要約】

【課題】 外部装置からの外部アクセスによるデータ書き込み中に、再生スイッチが操作されると外部アクセスを中断してデータ読み出しを行うようにする。

【解決手段】 制御回路 9 (図 1) は、タイミング O の時点でメモリ 1 2 (図 1) に外部アクセスによるデータ書き込みを開始させる。タイミング Y の時点で再生スイッチ 1 7 (図 1) が操作されると、制御回路 9 は、書き込み制御信号を非アクティブにしてメモリ 1 2 (図 1) に書き込み動作を中断させる。制御回路 9 (図 1) はさらに、読み出し制御信号をアクティブにしてメモリ 1 2 (図 1) に読み出し動作を開始させる。メモリ 1 2 (図 1) から読み出されるデータは、符号化／復号化回路 1 1 (図 1) へ送られる。データの読み出しが終了すると、制御回路 9 (図 1) は、タイミング P の時点で読み出し制御信号を非アクティブにするとともに、書き込み制御信号をアクティブにする。メモリ 1 2 (図 1) は、タイミング Y の時点から中断されていた外部アクセスによるデータの書き込み動作を再開する。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願2000-171689
受付番号	50000711321
書類名	特許願
担当官	第七担当上席 0096
作成日	平成12年 6月 9日

<認定情報・付加情報>

【提出日】	平成12年 6月 8日
-------	-------------



出 願 人 履 歴 情 報

識別番号 [000004112]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都千代田区丸の内3丁目2番3号
氏 名	株式会社ニコン